

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

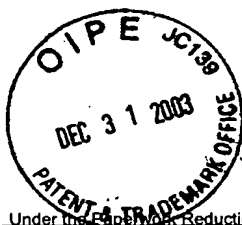
Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



PTO/SB/21 (08-03)

Approved for use through 08/30/2003. OMB 0651-0031
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

**TRANSMITTAL
FORM**

(to be used for all correspondence after initial filing)

Application Number	10/707,514
Filing Date	12/19/2003
First Named Inventor	Hsiuan-Hau Chien
Art Unit	
Examiner Name	
Attorney Docket Number	ALIP0039USA

Total Number of Pages in This Submission 3

ENCLOSURES (Check all that apply)

- | | | |
|---|---|--|
| <input checked="" type="checkbox"/> Fee Transmittal Form
<input type="checkbox"/> Fee Attached
<input type="checkbox"/> Amendment/Reply
<input type="checkbox"/> After Final
<input type="checkbox"/> Affidavits/declaration(s)
<input type="checkbox"/> Extension of Time Request
<input type="checkbox"/> Express Abandonment Request
<input type="checkbox"/> Information Disclosure Statement
<input checked="" type="checkbox"/> Certified Copy of Priority Document(s)
<input type="checkbox"/> Response to Missing Parts/Incomplete Application
<input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53 | <input type="checkbox"/> Drawing(s)
<input type="checkbox"/> Licensing-related Papers
<input type="checkbox"/> Petition
<input type="checkbox"/> Petition to Convert to a Provisional Application
<input type="checkbox"/> Power of Attorney, Revocation
Change of Correspondence Address
<input type="checkbox"/> Terminal Disclaimer
<input type="checkbox"/> Request for Refund
<input type="checkbox"/> CD, Number of CD(s) _____ | <input type="checkbox"/> After Allowance communication to Technology Center (TC)
<input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences
<input type="checkbox"/> Appeal Communication to TC (Appeal Notice, Brief, Reply Brief)
<input type="checkbox"/> Proprietary Information
<input type="checkbox"/> Status Letter
<input type="checkbox"/> Other Enclosure(s) (please identify below): |
|---|---|--|

Remarks

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm or Individual name	Winston Hsu, Reg. No.: 41,526
Signature	<i>Winston Hsu</i>
Date	12/19/2003

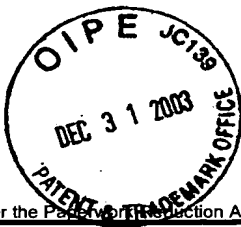
CERTIFICATE OF TRANSMISSION/MAILING

I hereby certify that this correspondence is being facsimile transmitted to the USPTO or deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date shown below.

Typed or printed name			
Signature		Date	

This collection of information is required by 37 CFR 1.5. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.



Under the Patent and Trademark Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

PTO/SB/17 (10-03)
Approved for use through 07/31/2006. OMB 0651-0032
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

FEE TRANSMITTAL for FY 2004

Effective 10/01/2003. Patent fees are subject to annual revision.

☒ Applicant claims small entity status. See 37 CFR 1.27

TOTAL AMOUNT OF PAYMENT (\$) 0.00

Complete if Known

Application Number	10/707,514
Filing Date	12/19/2003
First Named Inventor	Hsuan-Hau Chien
Examiner Name	
Art Unit	
Attorney Docket No.	ALIP0039USA

METHOD OF PAYMENT (check all that apply)

☐ Check ☐ Credit card ☐ Money Order ☐ Other ☐ None

☒ Deposit Account:

Deposit Account Number: 50-0801
Deposit Account Name: North America International Patent Office

The Director is authorized to: (check all that apply)

☒ Charge fee(s) indicated below ☒ Credit any overpayments

☒ Charge any additional fee(s) or any underpayment of fee(s)

☐ Charge fee(s) indicated below, except for the filing fee to the above-identified deposit account.

FEE CALCULATION

1. BASIC FILING FEE

Large Entity Fee Code (\$)	Small Entity Fee Code (\$)	Fee Description	Fee Paid
1001 770	2001 385	Utility filing fee	
1002 340	2002 170	Design filing fee	
1003 530	2003 265	Plant filing fee	
1004 770	2004 385	Reissue filing fee	
1005 160	2005 80	Provisional filing fee	
SUBTOTAL (1)			(\$) 0.00

2. EXTRA CLAIM FEES FOR UTILITY AND REISSUE

Total Claims	Extra Claims	Fee from below	Fee Paid
Independent Claims	-20** =	X	
Multiple Dependent	-3** =	X	

Large Entity Fee Code (\$)	Small Entity Fee Code (\$)	Fee Description
1202 18	2202 9	Claims in excess of 20
1201 86	2201 43	Independent claims in excess of 3
1203 290	2203 145	Multiple dependent claim, if not paid
1204 86	2204 43	** Reissue independent claims over original patent
1205 18	2205 9	** Reissue claims in excess of 20 and over original patent

SUBTOTAL (2) (\$) 0.00

**or number previously paid, if greater; For Reissues, see above

FEE CALCULATION (continued)

3. ADDITIONAL FEES

Large Entity Fee Code (\$)	Small Entity Fee Code (\$)	Fee Description	Fee Paid
1051 130	2051 65	Surcharge - late filing fee or oath	
1052 50	2052 25	Surcharge - late provisional filing fee or cover sheet	
1053 130	1053 130	Non-English specification	
1812 2,520	1812 2,520	For filing a request for <i>ex parte</i> reexamination	
1804 920*	1804 920*	Requesting publication of SIR prior to Examiner action	
1805 1,840*	1805 1,840*	Requesting publication of SIR after Examiner action	0.00
1251 110	2251 55	Extension for reply within first month	
1252 420	2252 210	Extension for reply within second month	
1253 950	2253 475	Extension for reply within third month	
1254 1,480	2254 740	Extension for reply within fourth month	
1255 2,010	2255 1,005	Extension for reply within fifth month	
1401 330	2401 165	Notice of Appeal	
1402 330	2402 165	Filing a brief in support of an appeal	
1403 290	2403 145	Request for oral hearing	
1451 1,510	1451 1,510	Petition to institute a public use proceeding	
1452 110	2452 55	Petition to revive - unavoidable	
1453 1,330	2453 665	Petition to revive - unintentional	
1501 1,330	2501 665	Utility issue fee (or reissue)	
1502 480	2502 240	Design issue fee	
1503 640	2503 320	Plant issue fee	
1460 130	1460 130	Petitions to the Commissioner	
1807 50	1807 50	Processing fee under 37 CFR 1.17(q)	
1806 180	1806 180	Submission of Information Disclosure Stmt	
8021 40	8021 40	Recording each patent assignment per property (times number of properties)	
1809 770	2809 385	Filing a submission after final rejection (37 CFR 1.129(a))	
1810 770	2810 385	For each additional invention to be examined (37 CFR 1.129(b))	
1801 770	2801 385	Request for Continued Examination (RCE)	
1802 900	1802 900	Request for expedited examination of a design application	

Other fee (specify)

*Reduced by Basic Filing Fee Paid

SUBTOTAL (3) (\$) 0.00

SUBMITTED BY

Name (Print/Type)	Winston Hsu	Registration No. (Attorney/Agent)	41,526	Telephone	886289237350
Signature	<i>Winston Hsu</i>	Date	12/30/2003		

WARNING: Information on this form may become public. Credit card information should not be included on this form. Provide credit card information and authorization on PTO-2038.

This collection of information is required by 37 CFR 1.17 and 1.27. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to take 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS.
SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.



PTO/SB/02B (11-00)
Approved for use through 10/31/2002. OMB 0651-0032
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

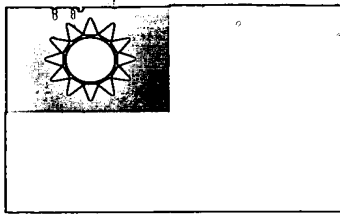
Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it contains a valid OMB control number.

DECLARATION — Supplemental Priority Data Sheet

Additional foreign applications:

Prior Foreign Application Number(s)	Country	Foreign Filing Date (MM/DD/YYYY)	Priority Not Claimed	Certified Copy Attached?	
				YES	NO
092127998	Taiwan R.O.C	10/08/2003	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>

Burden Hour Statement: This form is estimated to take 21 minutes to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Assistant Commissioner for Patents, Washington, DC 20231.



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 10 月 08 日
Application Date

申請案號：092127998
Application No.

申請人：揚智科技股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 11 月 26 日
Issue Date

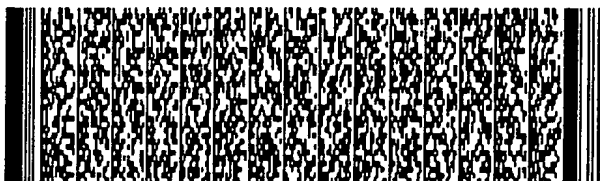
發文字號：09221201980
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	具有非整數除頻倍率之除頻方法及相關裝置
	英 文	Method And Related Apparatus For Non-Integer Frequency Division
二、 發明人 (共1人)	姓 名 (中文)	1. 錢宣浩
	姓 名 (英文)	1. CHIEN, HSIUAN-HAU
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 台北市內湖路一段二四六號二樓
	住居所 (英 文)	1. 2F, No. 246, Sec. 1, Nei-Hu Rd., Taipei City, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 揚智科技股份有限公司
	名稱或 姓 名 (英文)	1. ALI CORPORATION
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 台北市內湖路一段二四六號二樓 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. 2F, No. 246, Sec. 1, Nei-Hu Rd., Taipei City, Taiwan, R.O.C.
	代表人 (中文)	1. 呂理達
	代表人 (英文)	1. LU, TEDDY

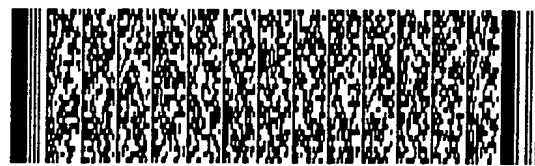


四、中文發明摘要 (發明名稱：具有非整數除頻倍率之除頻方法及相關裝置)

本發明提供一種以非整數除頻倍率進行除頻的方法及相關裝置。該方法包含有：以震盪器產生 N 個週期為 T 、相位平均分佈於 360 度的參考時脈；根據每一參考時脈觸發產生 M 個週期為 $M \cdot T$ 、相位平均分佈於 360 度之中介訊號，再利用由至少兩個參考時脈觸發出來的中介訊號來進行邏輯運算，以產生一輸出時脈，使得該輸出時脈之週期可以為 $(M/N) \cdot T$ ，達到非整數除頻的目的。

五、英文發明摘要 (發明名稱：Method And Related Apparatus For Non-Integer Frequency Division)

Method and related apparatus for performing non-integer frequency division. The method includes: generating N reference clocks with period T and phases uniformly distributed in 360 degrees; using each of the N reference clocks to trigger M intermediate signals with period $M \cdot T$ and phases uniformly distributed in 360 degrees; and performing logic operation between at least two



四、中文發明摘要 (發明名稱：具有非整數除頻倍率之除頻方法及相關裝置)

五、英文發明摘要 (發明名稱：Method And Related Apparatus For Non-Integer Frequency Division)

intermediate signals respectively corresponding to two different reference clocks to generate an output clock with period $(M/N)*T$ to achieve non-integer frequency division.



六、指定代表圖

(一)、本案代表圖為：第 二 + 一 圖

(二)、本案代表圖之元件代表符號簡單說明：

50 訊號電路

52 除頻電路

54 鎖相電路

56 狀態機

60 邏輯模組

62A-62B 除頻器

64 偵測器

66 濾波器

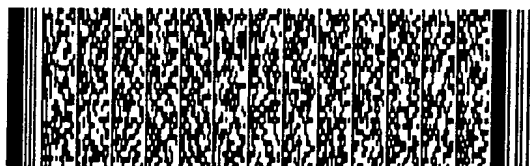
68 壓控震盪器

Cr 基準時脈

CKo1-CKo2 輸出時脈

CK_1-CK_N、CK_n 時脈

Q1_1-Q1_N、QM_1-QM_N、Qm_n 中介訊號



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

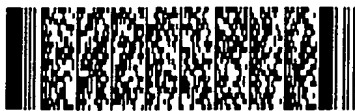
寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得，不須寄存。



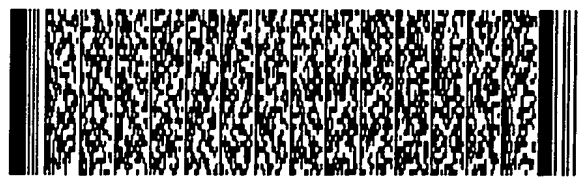
五、發明說明 (1)

【技術領域】

本發明提供一種除頻之方法及相關裝置，尤指一種能以精簡之邏輯電路實現非整數除頻之方法及相關裝置。

【先前技術】

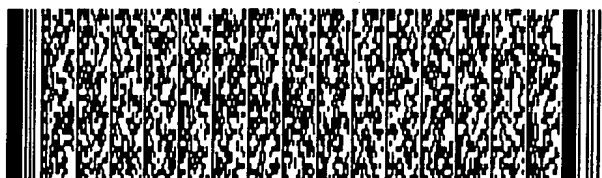
在現代化的資訊社會中，檔案、數據、影音資料都能以電子訊號的方式快速的傳播、處理及儲存，而用來處理電子訊號資料的電子電路（尤其是數位電子電路），也就成為資訊社會最重要的硬體基礎之一。如技術人士所知，在電子電路系統中，通常都需要整合許多功能不同的電路構建方塊一同運作；為了協調不同電路構建方塊間的運作，各電路構建方塊都要以穩定的時脈來觸發其序向運作之時序。由於現代化電子電路系統的構造、功能都日趨複雜，系統中常需整合有不同運作時序的電路構建方塊；連帶地，現代化的電子電路中就需要提供不同頻率（週期）之時脈，來觸發電子電路中具有不同時序之電路構建方塊。舉例來說，在現代化的微處理機系統中，負責數據處理的運算電路與用來暫存資料的記憶體電路可能就運作於不同的頻率之時脈，需要以不同的頻率時脈來觸發運作。為因應多時脈系統之需求，現代的資訊業者也積極研發能在電子電路中實現不同頻率時脈的方式。



五、發明說明 (2)

請參考圖一。圖一為一典型鎖相電路 10 之功能方塊示意圖。鎖相電路 10 可根據一基準時脈 CPr 產生一輸出時脈 $CPol$ ，以觸發其他的序向電路構築方塊。鎖相電路 10 中設有一相位 / 頻率差異的偵測器 14、一低通濾波器 16、一壓控震盪器 18 及兩個分別具有整數除頻倍率 Np 、 Mp 的除頻器 12A、12B。基準時脈 CPr 被除頻器 12A 除頻後成為時脈 CPa ，使得時脈 CPa 之週期為時脈 CPr 週期的 Np 倍；另一方面，由壓控震盪器 18 震盪出來的輸出時脈 $CPol$ 在經過除頻器 12B 之除頻後，就會成為時脈 CPb ，並使時脈 CPb 之週期為時脈 $CPol$ 的 Mp 倍。偵測器 14 會偵測時脈 CPa 、 CPb 兩者間相位 / 頻率的差異並將其傳輸至濾波器 16；而濾波器 16 就會產生對應的控制電壓 Vcp ，以控制壓控震盪器 18 調整其輸出時脈 $CPol$ 之頻率；連帶地，時脈 CPb 之週期也會隨之改變，而其與時脈 CPa 之間的相位 / 頻率差異又會再度由偵測器 14 量測。偵測器 14、濾波器 16 以及壓控震盪器 18 之間的回授迴路不斷運作的結果，就能使時脈 CPb 的頻率 / 相位鎖定與時脈 CPa 一致，達到鎖相的目的。此時壓控震盪器 18 產生的輸出時脈 $CPol$ 也就可用來穩定地觸發其他的序向運作構築方塊（未示於圖一）。由於除頻器 12A、12B 的運作，就會使得輸出時脈 $CPol$ 的週期為基準時脈 CPr 週期之 (Np/Mp) 倍。

請參考圖二。圖二為圖一中壓控震盪器 18 的典型示意例。壓控震盪器 18 可由複數個匹配的差動反相器 20 互相連



五、發明說明 (3)

接而成（即所謂的環式震盪器）；圖二中的示意例則繪出兩個反相器 20 做為代表。在圖二中，第一個反相器 20 可輸出兩個互為反相的時脈 C2、C4，作為第二個反相器的輸入；而第二個反相器輸出的反相時脈 C1、C3 又會回授傳輸至第一個反相器。至於壓控震盪器 18 運作的原理，請參考圖三（並一併參考圖二）。圖三為壓控震盪器 18 運作時各時脈 C1 至 C4 波形時序之示意圖；各波形之橫軸為時間，縱軸為波形振幅的大小。如圖三所示，假設在時點 tp_0 ，互為反相的時脈 C1、C3 分別由位準 L 升為位準 H、由位準 H 降為位準 L，第一個反相器在時點 tp_0 接收到時脈 C1、C3 的位準轉變後，就會在延遲一時段 T_d 後，在時點 tp_1 將其輸出的時脈 C2、C4 分別反相為位準 L、位準 H。而時脈 C2、C4 在時點 tp_1 的位準轉變又會在延遲時段 T_d 後造成時脈 C1、C3 在時點 tp_2 的位準轉變。如此重複下去，就會震盪出四個週期同為 T_p 的時脈 C1 至 C4，而此週期 T_p 即為時段 T_d 的四倍。壓控震盪器 18 中的反相器 20 可接收控制電壓 V_{cp} 而改變其引入的延遲時段 T_d ，進而改變時脈 C1 至 C4 的週期；而時脈 C1 至 C4 的其中之一，就能作為壓控震盪器 18 之輸出時脈 CPo1。

另外，由圖三中也可看出，時脈 C1 至 C4 雖具有相同的週期 T_p ，但其相位均相異。關於此情形，請參考圖四。圖四與圖三相同，均為時脈 C1 至 C4 波形時序之示意圖；由圖四中可較為清楚地看出，四個時脈 C1 至 C4 的相位就平均分



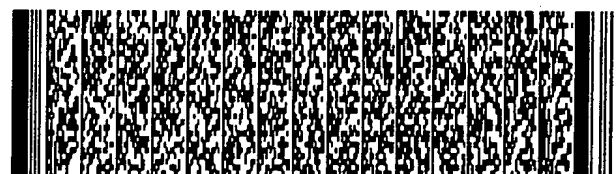
五、發明說明 (4)

配於 360 度，相互之間有 90 度（相當於四分之一週期 T_p ）的相位差。換句話說，環式震盪器本身的配置就能直接產生出多個相位平均分配於一週期的時脈。

如前面討論過的，現代電子電路通常需要有多個不同頻率之時脈來觸發不同運作時序的電路構築方塊。然而，圖一中討論的鎖相電路 10 僅能產生一個輸出時脈 CPo1 來觸發其他的序向電路；在習知技術中，若需要多個不同頻率之時脈（尤其是相互間頻率並非整數倍的時脈），就要以多個鎖相電路來分別產生所需的輸出時脈。關於此情形，請參考圖五。圖五即為一習知訊號電路 22 產生兩個輸出時脈 CPo1、CPo2 之功能方塊示意圖。要產生兩個輸出時脈，訊號電路 22 除了要以圖一中討論過的鎖相電路 10 來產生輸出時脈 CPo1，還需另設一個構造相同的鎖相電路 24 來產生另一個輸出時脈 CPo2。由於鎖相電路中需要類比式的電路構築方塊（如濾波器、壓控震盪器）等等，所以單一一個鎖相電路就要佔用相當的佈局面積；若要使用複數個鎖相電路來產生多個輸出時脈，總和之佈局面積就更大了。這樣一來，電子電路整體的生產成本、佈局面積、功率消耗也就無法有效減少。

【內容】

因此，本發明之主要目的，即是在於提出一種能以精

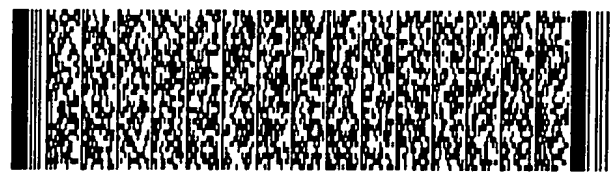
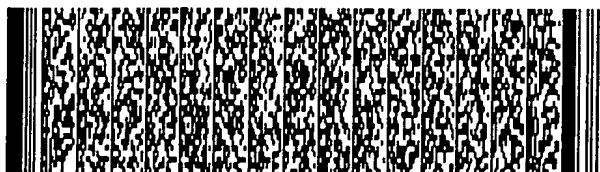


五、發明說明 (5)

簡之邏輯電路實現非整數除頻的方法及相關電路、裝置，以根據單一一個鎖相電路所產生出來的時脈，另外產生出頻率為非整數倍的輸出時脈。

在本發明中，可利用鎖相電路中的壓控震盪器產生出 N 個週期同樣為 T 、相位平均分配於一週期內的時脈，再利用這些相位不同的時脈作為參考時脈，各參考時脈分別用來觸發一狀態機 (state machine)，以產生出 M 個週期為 $M \cdot T$ ，相位平均分配於 $M \cdot T$ 的中介訊號。換句話說，相對於第一個參考時脈所觸發的第一個中介訊號，第 n 個參考時脈所觸發的第 m 個中介訊號之相位就等效於 $((n-1)/N + (m-1)) \cdot T$ 的時間差。利用這 $M \cdot N$ 個中介訊號，就能簡單地以邏輯運算至少產生出一個週期為 $(M/N) \cdot T$ 的輸出時脈，達成本發明非整數除頻的目的。換句話說，結合鎖相電路本身能產生的一個輸出時脈，加上本發明利用參考時脈另外產生的至少一個 $(M/N) \cdot T$ 週期之輸出時脈，就能僅以一個鎖相電路產生多個頻率不同的輸出時脈（尤其是相互間頻率並非整數倍的輸出時脈），以符合多時脈系統的需求，以不同的輸出時脈分別用來觸發電子電路中運作時序相異的不同構築方塊。

在本發明中，由於狀態機、邏輯運算用的邏輯電路模組均屬於數位電路的標準元件，故本發明用來產生額外輸出時脈所需佔用的佈局面積較小，遠小於增設另一鎖相電



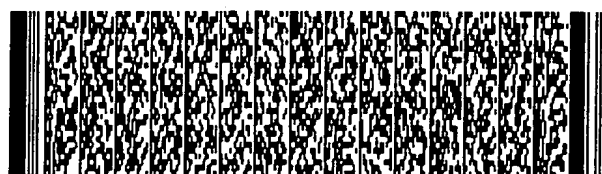
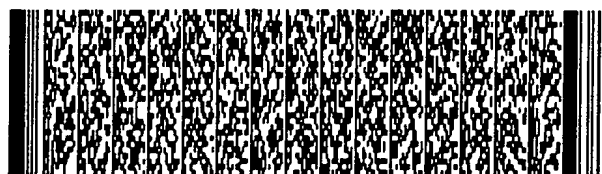
五、發明說明 (6)

路所需的佈局面積。換句話說，利用本發明之技術，就能以較小的佈局面積來產生出多個輸出時脈，減少電子電路整體的佈局面積、功率消耗及生產成本。

【實施方法】

為了具體說明本發明的實施方式，以下將先討論本發明實現特定除頻倍率的實施例，再推廣至一般性的應用實施例。請先參考圖六。圖六為本發明一除頻電路 30 配置於一訊號電路 32 中以實現 $M/4$ 除頻（ M 為一整數）的功能方塊示意圖。為實現除頻的目的，除了除頻電路 30 之外，訊號電路 32 中還設置有一震盪器作為一參考時脈電路（可以是圖二中的環式震盪器 18），以提供 4 個時脈 CK_1 至 CK_4 作為參考時脈。此 4 個時脈 CK_1 至 CK_4 的週期同為 T ，但 4 時脈的相位相異，平均分配於 360 度之中；換句話說，對第 n 個時脈 CK_n （ $n=1$ 到 4 ）來說，其與第 1 個時脈 CK_1 之間的相位差就相當於 $(n-1)*T/4$ 的時間差。

對應於這 4 個時脈 CK_1 至 CK_4 ，在本發明之除頻電路 30 中，即設有四個基本電路構造相同的狀態機 36 以形成一觸發模組，各狀態機 36 用來接收一時脈的觸發以產生 M 個週期為 $M*T$ 的中介訊號。像在圖六中，第一個狀態機 36 接收時脈 CK_1 之觸發以產生 M 個中介訊號 $Q1_1$ 、 $Q2_1$ 至 QM_1 ，第二個狀態機 36 接收時脈 CK_2 之觸發以產生中介訊號 $Q1_$

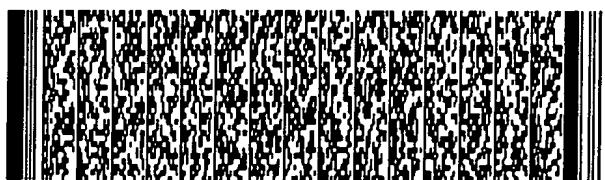


五、發明說明 (7)

2、 $Q2_2$ 至 QM_2 ，以此類推。這 $M*N$ 個中介訊號 Qm_n ($m=1$ 到 M 、 $n=1$ 到 4) 傳輸至一邏輯模組40中進行邏輯運算，至少就可產生出週期為 $(M/4)*T$ 之時脈作為輸出時脈 CKo 。

為了更明確說明本發明實施的情形，以下將先以0.8之除頻倍率為例，具體說明圖六中狀態機36的電路構造。請參考圖七（並一併參考圖六）。圖七為圖六中狀態機36一實施例的示意圖。要實現0.8除頻倍率，狀態機36中可設有4個正反器38（可以是升緣觸發之D正反器）以及一反及閘42，以產生出5個中介訊號 $Q1_n$ 至 $Q5_n$ （即 $M=5$ ）。其中，各正反器38具有一時脈端 Tk ，統一接收時脈 CK_n 的觸發（ $n=1$ 到 4 ，像是第一個狀態機36受時脈 CK_1 之觸發，以此類推，如圖六所示）。另外，各正反器38還分別具有一輸入端 D 、一輸出端 Q 。其中，第一個正反器38接收中介訊號 $Q5_n$ 為輸入，以中介訊號 $Q1_n$ 為輸出；第二個正反器38接收中介訊號 $Q1_n$ ，輸出中介訊號 $Q2_n$ ，以此類推，就如圖六所示。最後，第4個正反器38輸出中介訊號 $Q4_n$ ；各中介訊號 $Q1_n$ 至 $Q4_n$ 於一反及閘42作反及運算後，即成為回授至第一個正反器38的中介訊號 $Q5_n$ 。

請參考圖八（並一併參考圖七）。當圖七中狀態機36運作時，其各相關訊號波形時序之示意圖即示於圖八；圖八之橫軸為時間，縱軸為波形大小。假設在時點 $ta0$ 之前，中介訊號 $Q1_n$ 至 $Q4_n$ 均為位準H，故反及運算後的中介訊號



五、發明說明 (8)

Q5_n就維持於位準 L。到了時點 ta0，時脈 CK_n開始以升緣觸發各正反器 38。由於中介訊號 Q5_n在時點 ta0之前的狀態為位準 L，第一個正反器 38就會在時點 ta0使中介訊號 Q1_n由位準 H變為位準 L；其他的中介訊號 Q2_n至 Q4_n則維持原來的狀態（位準 H）。因為中介訊號 Q1_n之改變，反及運算後的中介訊號 Q5_n也在時點 ta0之後改變為位準 H。到了時點 ta1，週期為 T 之時脈 CK_n再度以一升緣觸發各正反器 38，此時第一個正反器 38會因為中介訊號 Q5_n在時點 ta1之前的狀態（位準 H）而回復至位準 H，第二個正反器 38則會根據中介訊號 Q1_n在時點 ta1之前的位準 L 狀態而改變為位準 L。中介訊號 Q3_n至 Q5_n之位準 H 狀態則不變。

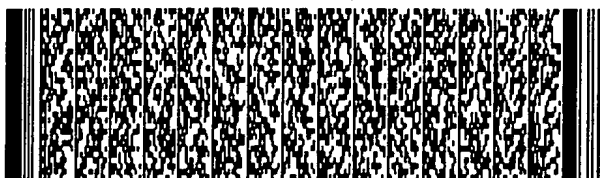
到了時點 ta2，第三個正反器 38就會依照中介訊號 Q2_n在時點 ta2之前的位準 L 狀態而改變為位準 L；中介訊號 Q2_n本身的位準則因為中介訊號 Q1_n的位準 H 而恢復為位準 H。如此演變下去，時脈 Q1_n至 Q4_n就會分別於時點 ta0至 ta1、ta1至 ta2、ta2至 ta3、ta3至 ta4 之間依序轉變為位準 L 並在 1T 期間內維持於此狀態。到了時點 ta4，中介訊號 Q4_n的狀態回復至位準 H，這也使得反及運算後的中介訊號 Q5_n改變狀態為位準 L。而在時點 ta5，各中介訊號 Q1_n至 Q5_n的狀態又回復至時點 ta0 之前的狀態，使得各中介訊號 Q1_n至 Q5_n在時點 ta5 之後再度週期性地重現時點 ta0 至 ta4 間的變化。



五、發明說明 (9)

換句話說，利用圖七中的 4 個正反器 38，就能產生出 5 個中介訊號 $Q1_n$ 至 $Q5_n$ (即 $M=5$)，各中介訊號波形重複出現之最小週期為 $5T$ ($1T$ 為時脈 CK_n 的週期)，相互之間的相位差則相當於 $1T$ 的時間差。請參考圖九 (並一併參考圖六至圖八)。圖九即為圖六中各時脈 CK_1 至 CK_4 以及各對應之中介訊號 Qm_n 波形時序的示意圖 ($n=1$ 到 4 、 $m=1$ 到 5 ， $M=5$)；圖九之橫軸為時間，各波形之縱軸為波形大小。如圖八中所說明過的，各中介訊號 Qm_n 的週期均為 $5T$ ，但由於各時脈 CK_n 之間的相位差相當於 $k*T/4$ 之時間差 (k 為一整數)，故在不同時脈觸發出來的中介訊號之間，其相位差也就會等效於 $T/4$ 整數倍的時間差。具體來說，中介訊號 Qm_n 與中介訊號 $Q1_1$ 之間的相位差就相當於 $((m-1)+(n-1))/4)*T$ 的時間差。舉例來說，如圖九所示，中介訊號 $Q2_2$ 與中介訊號 $Q1_1$ 之間的相位差就相當於 $1.25T$ 的時間差，中介訊號 $Q3_3$ 、 $Q4_4$ 與中介訊號 $Q1_1$ 之間的相位差則分別等效於 $2.5T$ 及 $3.75T$ 的時間差。

利用各中介訊號 Qm_n ，邏輯模組 40 就能組合出至少一個週期為 $(5/4)T$ 的訊號作為輸出時脈 CK_o 。請參考圖十、圖十一 (並一併參考圖六至圖九)。圖十即為圖六中邏輯模組 40 一實施例之示意圖，圖十一則為圖十中邏輯模組 40 運作時各相關訊號波形時序之示意圖；圖十一之橫軸即為時間。如圖十所示，邏輯模組 40 中可以利用及閘 46 將中介訊號 $Q1_1$ 、 $Q3_3$ 作及運算產生一訊號 Qa 、將中介訊號 $Q2_2$ 、

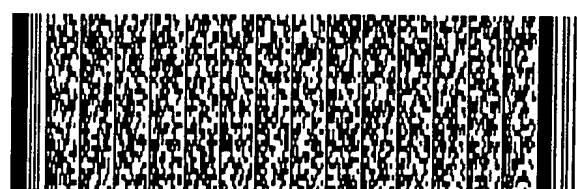


五、發明說明 (10)

Q4_4作及運算產生訊號 Qb，再將訊號 Qa、Qb作及運算產生訊號 Qc。而訊號 Qa、Qb或 Qc即可作為輸出時脈 CKo。

如圖十一所示，利用兩個具有 $2.5T$ 時間差的中介訊號 Q1_1、Q3_3作及運算後產生出來的訊號 Qa，就是一個週期為 $2.5T$ 的時脈訊號。也就是說，在中介訊號 Qm_n 的一個 $5T$ 週期內，訊號 Qa 之波形變化週期性地重複了兩次。同理，中介訊號 Q2_2、Q4_4及運算後之訊號 Qb，就是另一個變化週期 $2.5T$ 的時脈訊號。不過，由於 Q1_1、Q3_3與 Q2_2、Q4_4之間的相位差，使得訊號 Qa、Qb之間的相位差相當於 $1.25T$ 的時間差。而將訊號 Qa、Qb作及運算產生出來的訊號 Qc，其波形就會在 $5T$ 時間內週期性地發生四次重複，也就是具有 $1.25T$ 的週期。以訊號 Qc作為輸出時脈 CKo，就能達成本發明非整數除頻的目的，以 0.8 的除頻倍率對時脈 CK_n (週期 T) 除頻而產生週期為 $1.25T$ 的輸出時脈。當然，週期 $2.5T$ 的訊號 Qa、Qb也可作為輸出時脈 CKo，作為 0.4 除頻倍率的除頻結果。

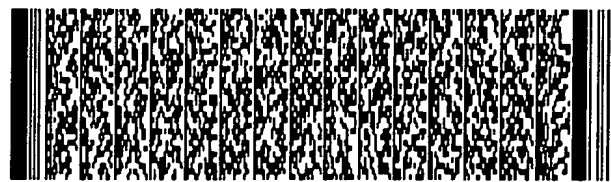
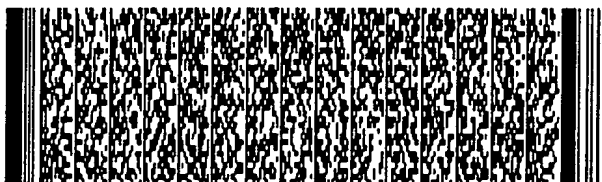
由於各中介訊號 Qm_n之間的相位差等效於 $T/4$ 整數倍的時間差，在邏輯模組 40 中適當地選用不同的中介訊號來作邏輯運算，就能另外產生具有特定相位差的多個訊號來作為輸出時脈。關於此情形，請參考圖十二、十三（並一併參考圖六至圖九）。圖十二為圖六中邏輯模組 40 另一實施例的示意圖，圖十三則為圖十二中邏輯模組 40 運作時各相關



五、發明說明 (11)

訊號波形時序之示意圖；圖十三之橫軸為時間。如圖十二所示，除了像在圖十中將中介訊號 $Q1_1$ 、 $Q2_2$ 、 $Q3_3$ 及 $Q4_4$ 以及閘 46作及運算而產生訊號 Qc 之外，圖十二中的邏輯模組 40還另取中介訊號 $Q1_2$ 、 $Q2_3$ 、 $Q3_4$ 及 $Q5_1$ 來作及運算而產生訊號 Qd 。由圖十三中可看出，由於 $Q1_2$ 、 $Q2_3$ 、 $Q3_4$ 及 $Q5_1$ 與 $Q1_1$ 、 $Q2_2$ 、 $Q3_3$ 及 $Q4_4$ 之間分別具有等效於 $T/4$ 的相位差，故及運算所產生出來的訊號 Qc 、 Qd 雖同樣都具有 $1.25T$ 之週期，但兩者之間也有等效於 $T/4$ 之相位差。以或閘 48將訊號 Qc 與 Qd 作或運算就能得到訊號 Qe ；如圖十三所示，訊號 Qe 之週期亦為 $1.25T$ ，但其工作週 (duty cycle)與訊號 Qc 、 Qd 不同。訊號 Qc 、 Qd 及 Qe 均可作為輸出時脈 CKo ，實現 0.8除頻，以產生週期為 $1.25T$ 的輸出時脈。

除了根據週期 T 之時脈 CK_1 至 CK_4 產生 $1.25T$ 之輸出時脈之外，本發明當然也可以以非整數之除頻倍率產生出週期低於 $1T$ 的輸出時脈。實際的實施方式，請參考圖十四至圖十七（並一併參考圖六）。要根據週期 T 之時脈 CK_n 產生出週期低於 $1T$ 的輸出時脈，可以用圖十四中的電路配置來實現圖六中的狀態機 36，以在時脈 CK_n 的觸發下，利用兩個串接的正反器 38及一個反及閘 42來產生出 3個中介訊號 $Q1_n$ 至 $Q3_n$ （即圖六中的 M 等於 3）。如圖十五的時序示意圖所示，以 4個相位平均分配於 T 的時脈 CK_1 至 CK_4 ，就能以圖十四中的狀態機 36產生出中介訊號 $Q1_1$ 至 $Q3_1$ 、 $Q1_2$ 至

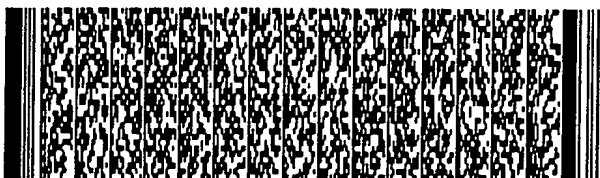


五、發明說明 (12)

$Q3_2$ 、 $Q1_3$ 至 $Q3_3$ 及 $Q1_4$ 至 $Q3_4$ (圖十五的橫軸即時間)；各中介訊號的週期為 $3T$ ，各週期中有 $1T$ 的時間為位準 L ，有 $2T$ 的時間持續為位準 H 。

配合圖十四中的狀態機，圖六中的邏輯模組40則可用圖十六中的電路來實現，以及閘46對中介訊號 $Q1_2$ 、 $Q1_3$ 、 $Q2_4$ 與 $Q3_1$ 作及運算產生出訊號 $Qc2$ ，而中介訊號 $Q2_1$ 、 $Q2_2$ 、 $Q3_3$ 與 $Q3_4$ 及運算之結果則為訊號 $Qd2$ 。訊號 $Qc2$ 、 $Qd2$ 以或閘48作或運算可產生訊號 $Qe2$ ，而訊號 $Qe2$ 的週期就會是 $0.75T$ ，實現出 $4/3$ 之除頻。就像圖十七的時序示意圖所示，訊號 $Qc2$ 在 $3T$ 期間內其波形會重複兩次，其週期即為 $1.5T$ 。同樣地，訊號 $Qd2$ 之週期亦為 $1.5T$ ，但訊號 $Qc2$ 、 $Qd2$ 之間具有等效於 $0.75T$ 的相位差。對訊號 $Qc2$ 、 $Qd2$ 進行或運算，其所形成的訊號 $Qe2$ 就會具有 $0.75T$ 的週期；而此訊號 $Qe2$ 也就能作為邏輯模組40的輸出時脈 CKo ，實現 $4/3$ 的除頻，由週期 T 的時脈 CK_n 產生出更高頻(週期更短)的輸出時脈。

在圖七至圖十三以及圖十四至十七的實施例中，都是以反及閘42搭配串接的正反器38(如圖七、圖十四所示)，來實現圖六中的狀態機36。這種配置所產生出來的中介訊號 Qm_n ，會在 $M*T$ 的週期中有 $1T$ 的期間維持於位準 L ，如圖八、圖九、圖十五等所示。當然，本發明也可使用不同電路結構之狀態機36來以不同波形之中介訊號組合出非整數

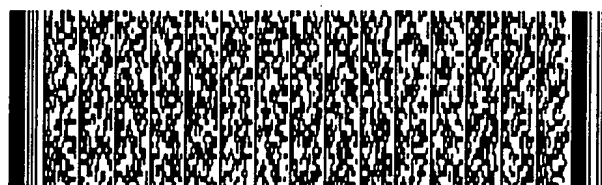


五、發明說明 (13)

之除頻倍率。關於此情形，請參考圖十八至圖二十（並一併參考圖六）。在週期 T 之時脈 CK_n 的觸發下，假設圖六中的各狀態機 36 能產生 5 個週期為 $5T$ 的中介訊號 Q_{m_n} ，各中介訊號的一個週期中有 $2T$ 期間維持於位準 L ，那麼集合 4 個狀態機 36 所能產生出來的中介訊號，其波形時序即示意於圖十八。

雖然圖十八中各中介訊號 Q_{m_n} 的波形不同於圖九中介訊號之波形，但仍然能像圖九至圖十一中的實施例一樣，配合對應的邏輯模組設計來組合出相同的非整數除頻倍率。要達到除頻的目的，圖六中的邏輯模組 40 可以用圖十九中的配置來實現，以及開對圖十八中的中介訊號 $Q1_1$ 、 $Q3_3$ 以及 $Q2_2$ 、 $Q4_4$ 作及運算，分別產生訊號 $Qf1$ 及 $Qf2$ ，再利用或開 48 對訊號 $Qf1$ 、 $Qf2$ 作或運算，就能產生 $1.25T$ 的訊號 Qg 作為輸出時脈 CK_o 。關於圖十九中邏輯模組 40 之運作情形可參考圖二十之波形時序示意圖。由圖二十可知，訊號 Qg 的確具有 $1.25T$ 的週期。

在前面以具體實施例討論過本發明實現特定除頻倍率的方法以後，接下來將討論本發明技術推廣應用的情形。請參考圖二十一。圖二十一為本發明一除頻電路 52 在一訊號電路 50 中與一鎖相電路 54 搭配應用而產生多個異頻輸出時脈之功能方塊示意圖。鎖相電路 54 中設有兩個除頻器 62A、62B、一頻率/相位差異的偵測器 64、一濾波器 66、一壓控



五、發明說明 (14)

震盪器 68，以根據一基準時脈 Cr 鎖相產生一輸出時脈 CK_{o1} 。如前面討論過的，壓控震盪器 68 可以是環式震盪器，可提供 N 個週期為 T 、相位平均分配於 360 度（等效於 $1T$ ）內之時脈 CK_1 至 CK_N 。故壓控震盪器 68 可作為一參考時脈電路，而本發明之除頻電路 52 即可利用這些時脈 CK_n 作為參考時脈，實現非整數除頻的功能，至少能再提供另一個週期相異的輸出時脈 CK_{o2} 。這樣一來，訊號電路 50 就能提供出多個頻率不同的時脈，以便在多時脈系統中觸發不同運作時序之電路構築方塊。

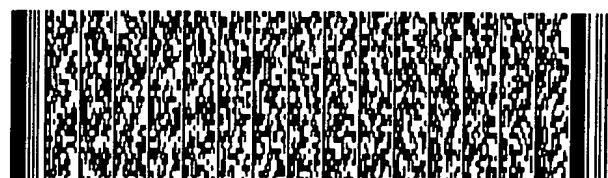
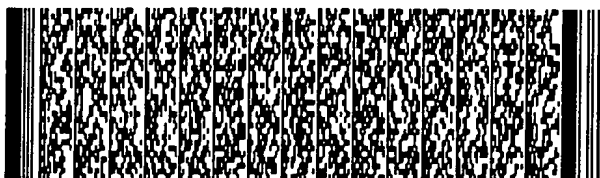
在本發明之除頻電路 52 中，可以設置有 N 個狀態機 56，以形成一觸發模組；這 N 個狀態機 56 可分別在一時脈 CK_n 的觸發下產生 M 個中介訊號 $Q1_n$ 至 QM_n 。而邏輯模組 60 就能對這些中介訊號進行邏輯運算，組合出輸出時脈 CK_{o2} 。請繼續參考圖二十二及二十三（並一併參考圖二十一）。在本發明之較佳實施例中，狀態機 56 可以利用圖二十二中示意的電路結構來實現，也就是以 $(M-1)$ 個正反器 38 搭配一反及閘 42，以便在時脈 CK_n 的觸發下，產生出中介訊號 $Q1_n$ 至 QM_n 。而圖二十三則繪出了圖二十二中狀態機所能產生出來的各個中介訊號 Qm_n 。如圖二十三所示，各中介訊號 Qm_n 之週期為 $M \cdot T$ ，各中介訊號在一週期中會有 $1T$ 的期間維持於位準 L 。對不同時脈 CK_n 、 CK_n' 來說，由於兩時脈間具有等效於 $(k/N) \cdot T$ 之相位差（其中 k 為整數），故對兩時脈觸發出來的中介訊號 Qm_n 與 Qm_n' 來說，兩者之間

五、發明說明 (15)

的相位差也會等效於 $(k/N)*T$ 之相位差。

由於各中介訊號 Q_{m_n} 與 $Q_{m'_n'}$ 之間的相位差會等效於 (T/N) 的整數倍，而各中介訊號的週期為 $M*T$ ，在邏輯模組 60 對各中介訊號進行邏輯運算後，等效上來說，就能對 $M*T$ 長度的時間以 (T/N) 之時間為單位作分割；因此，邏輯運算能在 $M*T$ 期間內組合出來的週期性波形，其波形重複出現的最小週期就是 $M*N$ 的因數。舉例來說，在圖七至圖九的實施例中，因為 $N=4$ (4 個時脈)， $M=5$ (各時脈觸發 5 個中介訊號)，故邏輯模組組合出來的輸出時脈，其週期就可表示為 $K*(T/4)$ ，而整數 K 可以是 2、4、5、10、20；在圖十一的實施例中，訊號 Q_a 、 Q_b 即是週期 $2.5T$ 的訊號 (也就是 $K=10$)，而訊號 Q_c 即為週期 $1.25T$ 之訊號 ($K=5$)。同理，在圖十四至圖十七的實施例中，因為 $N=4$ 、 $M=3$ ，故輸出時脈之週期仍可表為 $K*(T/4)$ ，而整數 K 可以是 2、3、6、12。在圖十七中，訊號 Q_{c2} 、 Q_{d2} 的週期即為 $(6/4)*T$ ，而訊號 Q_{e2} 之週期即為 $(3/4)*T$ 。

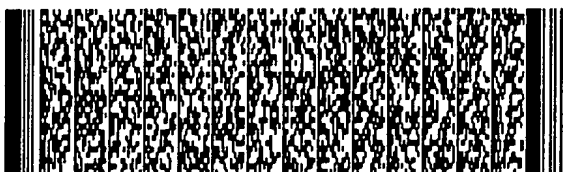
在設計圖二十一中的邏輯模組 60 時，可以依照輸出時脈的特性來設計其所需實現的邏輯功能。請參考圖二十四、二十五 (並一併參考圖二十一至二十三)。圖二十四、二十五為本發明以不同中介訊號來組合出不同性質輸出時脈時之時序示意圖；此兩圖的橫軸即為時間。如圖二十四所示，假設現在要以各中介訊號 Q_{m_n} 來組合出輸出時脈



五、發明說明 (16)

CKoA，使輸出時脈 CKoA 的週期為 $(K/N)*T$ ，而每一週期中有 $(K_0/N)*T$ 的期間維持於位準 L（其中 K、 K_0 為整數）。若輸出時脈 CKoA 維持於位準 L 的時間大於或等於中介訊號維持於位準 L 的時間，就能直接選擇相位適當的中介訊號，以及運算形成輸出時脈 CKoA 中位準 L 的部份。像在圖二十四中，假設輸出時脈 CKoA 維持於位準 L 的期間大於各中介訊號維持於位準 L 的期間，就能以複數個中介訊號作及運算的結果，來形成輸出時脈 CKoA；像是以中介訊號 Qm1_n1、Qm2_n2 及運算之結果來形成輸出時脈 CKoA 第一個週期中維持於位準 L 的部份，以中介訊號 Qm5_n5、Qm6_n6 及運算之結果來形成輸出時脈 CKoA 在另一個週期中維持於位準 L 的部份。像是在圖十、圖十一所討論過的實施例中，就是以這種方式來產生訊號 Qc。

另一方面，若輸出時脈中維持於位準 L 的部份比中介訊號維持於位準 L 的部份短，就可先將輸出時脈分解為數個較低頻的交錯訊號。如圖二十五所示，假設邏輯模組要組合出週期為 $(K/N)*T$ 的輸出時脈 CKoB，但在時脈 CKoB 的各個週期中，維持於位準 L 的部份比各中介訊號維持於位準 L 的部份還要短。在這種情形下，就可將輸出時脈 CKoB 適當地分解為複數個交錯的低頻訊號 CKoB1、CKoB2 等等，如圖二十五所示。換句話說，輸出時脈 CKoB 為各低頻訊號 CKoB1、CKoB2 或運算後的結果。由於低頻訊號 CKoB1、CKoB2 的頻率較低、週期較長，其維持於位準 L 的部份就會

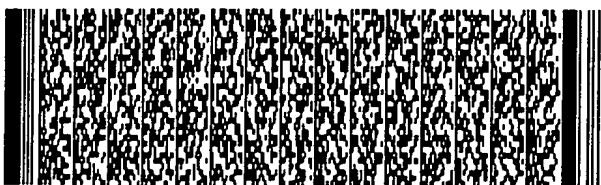


五、發明說明 (17)

大於等於各中介訊號維持於位準 L 的部份，可以用圖二十四中提到的方法來組合出各低頻訊號。也就是說，可以利用各中介訊號及運算的結果先組合出低頻訊號，再將低頻訊號以或運算組合出所需的高頻輸出時脈。像在圖十六、十七與圖十九、二十中的實施例，就屬於這種情況。

當然，要強調的是，本發明邏輯模組的實現方式有多種，並不限於及運算、或運算等等。舉例來說，中介訊號 Q_{m_n} 與 Q_{m_n}' 及運算所產生出來的訊號和 Q_{m_n} 、 Q_{m_n}' 分別反相後作或運算所得到的訊號，兩訊號都會有相同的週期（只是互為反相）。只要能的組合出所需輸出時脈的邏輯配置，就能使用於本發明中的邏輯模組，以各中介訊號組合出適當的輸出時脈，實現非整數的除頻。

總結來說，本發明之除頻電路能利用鎖相電路的環式壓控震盪器所產生出來的複數個異相時脈作為參考時脈，以接觸發除頻電路中的狀態機產生中介時脈，再利於邏輯模組以本發明除頻電路組合出所需輸出時脈。相較於習知技術，本發明除頻電路另外再提供至少一個非整數除頻後的輸出時脈。由於本發明僅需以構造精簡的邏輯電路（像是正反器、邏輯閘）就能提供額外的輸出時脈（尤其是頻率為非整數倍的輸出時脈），故本發明技術所需之佈局面積、功率消耗及電路構造均較為檢省、精簡，又能充分滿足現代



五、發明說明 (18)

電子電路多時脈的需求。在實際實現時，可發現本發明之除頻電路所需之佈局面積大約僅為一般鎖相電路的五分之一，足證本發明的優點；而以本發明除頻電路組合出來的輸出時脈，特別適合用來觸發僅需以升緣或降緣觸發的序向電路構築方塊。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明專利之涵蓋範圍。



圖式簡單說明

圖式之簡單說明

圖一為一典型鎖相電路之功能方塊示意圖。
圖二為圖一中壓控震盪器之功能方塊示意圖。
圖三、圖四為圖二中壓控震盪器運作時相關訊號功能時序的示意圖。
圖五為習知訊號電路產生多個輸出時脈時之功能方塊示意圖。
圖六為本發明一實施例之功能方塊示意圖。
圖七為圖六中狀態機一實施例之功能方塊示意圖。
圖八為圖七中狀態機運作時相關訊號波形時序之示意圖。
圖九為圖六中電路以圖七中狀態機實現時各相關訊號波形時序之示意圖。
圖十為圖六中邏輯模組一實施例的功能方塊示意圖。
圖十一為圖十中邏輯模組運作時相關訊號波形時序的示意圖。
圖十二為圖六中邏輯模組另一實施例的示意圖。
圖十三為圖十二中邏輯模組運作時相關訊號波形時序的示意圖。
圖十四為圖六中狀態機另一實施例的示意圖。
圖十五為圖六中電路以圖十四中狀態機實現時各相關訊號波形時序的示意圖。
圖十六為圖六中邏輯模組另一實施例的示意圖。
圖十七為圖十六中邏輯模組運作時各相關訊號波形時序的



圖式簡單說明

示意圖。

圖十八為圖六中狀態機於另一實施例中所產生之訊號的時序示意圖。

圖十九為圖六中邏輯模組配合圖十八中訊號以實現本發明目的之實施例示意圖。

圖二十為圖十九中邏輯模組運作時各相關訊號波形時序之示意圖。

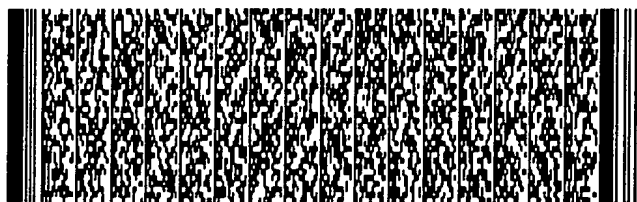
圖二十一為本發明除頻電路於一訊號電路中搭配一鎖相電路之配置示意圖。

圖二十二為圖二十一中狀態機一實施例的示意圖。

圖二十三、二十四為圖二十一中邏輯模組於不同情況下實現非整數除頻時之示意圖。

圖式之符號說明

10、54	鎖相電路	12A-12B、62A-62B	除頻器
14、64	偵測器	16、66	濾波器
18、68	壓控震盪器	20	反相器
22、32、50	訊號電路	24	鎖相電路
30、52	除頻電路	34	震盪器
36、56	狀態機	38	正反器
40、60	邏輯模組	42	反及閘
46	及閘	48	或閘
Tp、T	週期	Tk	時脈端



圖式簡單說明

CPr、Cr 基準時脈

Vcp 控制電壓

CPo1-CPo2、CKo、CKo1-CKo2、CKoA-CKoB 輸出時脈

CPa、CPb、C1-C4、CK_1-CK_4、CK_n 時脈

tp0-tp3、ta0-ta5 時點 H、L 位準

Td 時段

D輸入端

Q 輸出端

Qa-Qg、Qc2-Qf2、CKoB1-CKoB2 訊號

Q1_1-Q5_4、Q1_N-QM_N、Qm_n 中介訊號



六、申請專利範圍

1. 一種除頻的方法，用來根據複數個參考時脈提供至少一輸出時脈，並使該輸出時脈之週期與該等參考時脈之週期間具有一預設的除頻倍率；該方法包含有：

接收該複數個參考時脈，其中各參考時脈的週期相等，且不同之參考時脈間具有不同之相位；

進行一觸發步驟，以根據每一參考時脈的週期觸發複數個對應的中介訊號，使該複數個中介訊號波形變化重複之最小週期為該參考時脈週期的整數倍，而對應同一參考時脈之中介訊號之間具有不同之相位；以及

以至少兩個分別對應於不同參考時脈的中介訊號進行邏輯運算，並根據邏輯運算之結果提供該輸出時脈，使該輸出時脈波形重複變化之最小週期小於該等中介訊號之週期，且不等於該等參考時脈之週期。

2. 如申請專利範圍第 1 項之方法，其係接收 N 個參考時脈，而第 n 個參考時脈之相位與第 1 個參考時脈之相位差實質為 $((n-1)/N)*360$ 度。

3. 如申請專利範圍第 2 項之方法，其中該觸發步驟係使每一中介訊號波形變化重複之最小週期為該參考時脈週期之 M 倍，而當該等參考時脈之週期為 T 時，該輸出時脈之週期為 (T/N) 之 L 倍，而 L 為 M 、 N 乘積的因數 (factor) 之一。

4. 如申請專利範圍第 1 項之方法，其中該觸發步驟係根據



六、申請專利範圍

每一參考時脈觸發 M 個中介訊號，使該每一中介訊號波形變化重複之最小週期為該參考時脈週期之 M 倍，且第 m 個中介訊號與第 1 個中介訊號之相位差等效於該參考時脈週期之 m 倍。

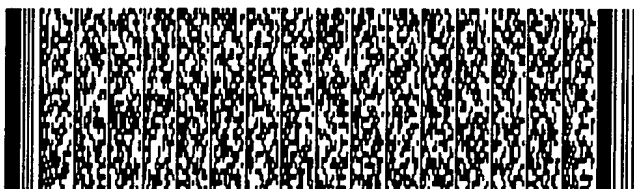
5. 如申請專利範圍第 1 項之方法，其中該觸發步驟係根據每一參考時脈觸發 M 個中介訊號，使每一中介訊號波形變化重複之最小週期為該參考時脈週期之 M 倍，

6. 如申請專利範圍第 1 項之方法，其中各中介訊號的每一週期中維持於一第一位準的時間亦實質為該參考時脈週期之整數倍。

7. 如申請專利範圍第 1 項之方法，其中當進行該觸發步驟時，係根據各參考時脈每一週期中升緣或降緣的觸發來產生該複數個中介訊號。

8. 如申請專利範圍第 1 項之方法，其中該輸出時脈之週期小於該等參考時脈之週期。

9. 一種訊號電路，用來根據複數個參考時脈提供至少一輸出時脈，並使該輸出時脈之週期與該等參考時脈之週期間具有一預設的除頻倍率；該訊號電路包含有：
一參考時脈電路，用來提供該複數個參考時脈，其中各參



六、申請專利範圍

考時脈的週期相等，且不同之參考時脈間具有不同之相位；

一觸發模組，其包含有複數個狀態機 (state machine)，各狀態機對應於一參考時脈，可根據該參考時脈的週期觸發複數個對應的中介訊號，使該複數個中介訊號波形變化重複之最小週期為該參考時脈週期的整數倍，而對應同一參考時脈之狀態機所提供的各個中介訊號之間具有不同之相位；以及

一邏輯模組，其包含有複數個邏輯閘；該邏輯模組可將至少兩個分別對應於不同參考時脈的中介訊號進行邏輯運算，並根據邏輯運算之結果提供該輸出時脈，使該輸出時脈波形重複變化之最小週期小於該等中介訊號之週期，且不等於該等參考時脈之週期。

10. 如申請專利範圍第 9 項之訊號電路，其中該參考時脈電路可提供 N 個參考時脈，而第 n 個參考時脈之相位與第 1 個參考時脈之相位差實質為 $((n-1)/N)*360$ 度。

11. 如申請專利範圍第 10 項之訊號電路，其中各狀態機係使該每一中介訊號波形變化重複之最小週期為該參考時脈週期之 M 倍，而當該等參考時脈之週期為 T 時，該邏輯模組係使該輸出時脈之週期為 (T/N) 之 L 倍，而 L 為 M 、 N 乘積的因數 (factor) 之一。



六、申請專利範圍

12. 如申請專利範圍第9項之訊號電路，其中該狀態機係根據每一參考時脈觸發 M 個中介訊號，使每一中介訊號波形變化重複之最小週期為該參考時脈週期之 M 倍，且第 m 個中介訊號與第1個中介訊號之相位差等效於該參考時脈週期之 m 倍。

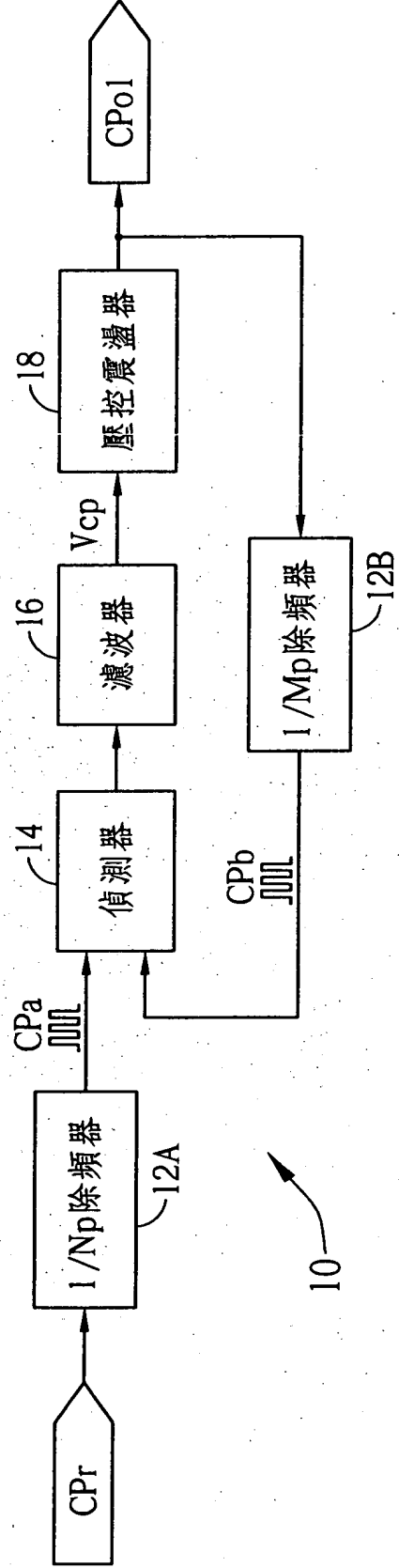
13. 如申請專利範圍第9項之訊號電路，其中各狀態機係根據每一參考時脈觸發 M 個中介訊號，使每一中介訊號波形變化重複之最小週期為該參考時脈週期之 M 倍，

14. 如申請專利範圍第9項之訊號電路，其中各狀態機係使各中介訊號的每一週期中維持於一第一位準的時間亦實質為該參考時脈週期之整數倍。

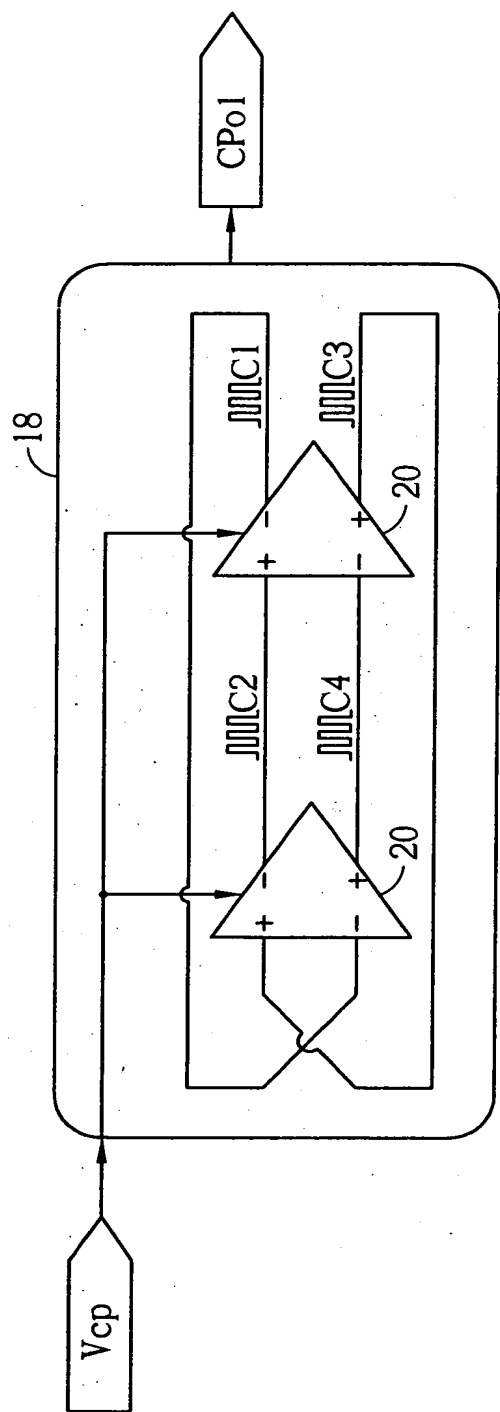
15. 如申請專利範圍第9項之訊號電路，其中各狀態機係根據各參考時脈每一週期中升緣或降緣的觸發來產生該複數個中介訊號。

16. 如申請專利範圍第9項之訊號電路，其中該邏輯模組係使該輸出時脈之週期小於該等參考時脈之週期。

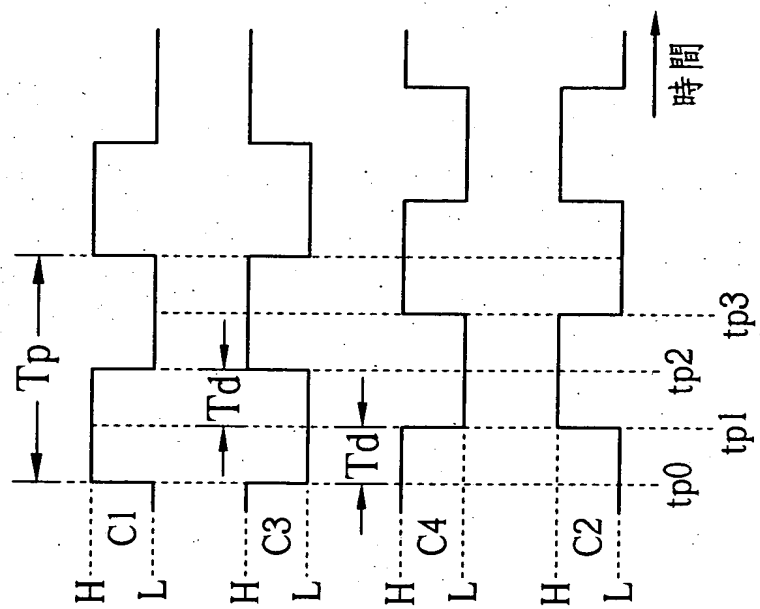




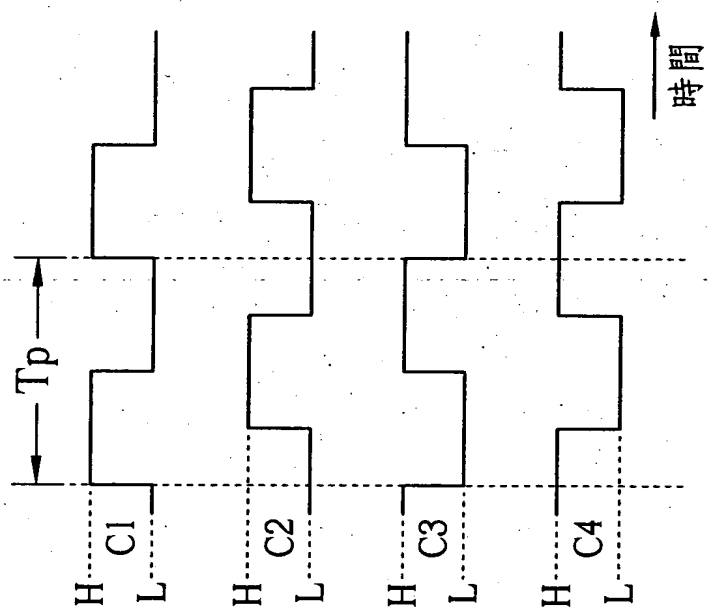
圖一



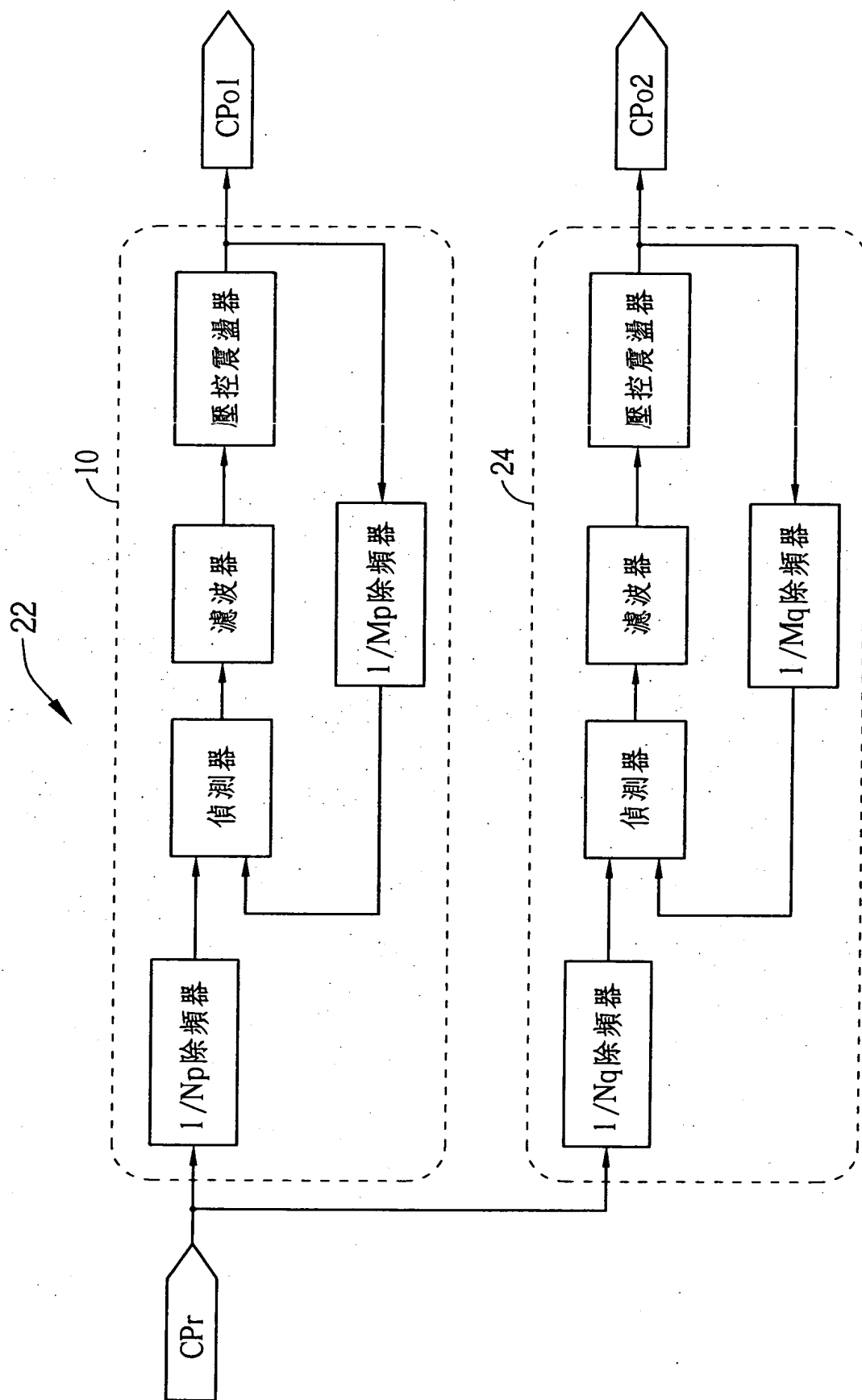
圖二



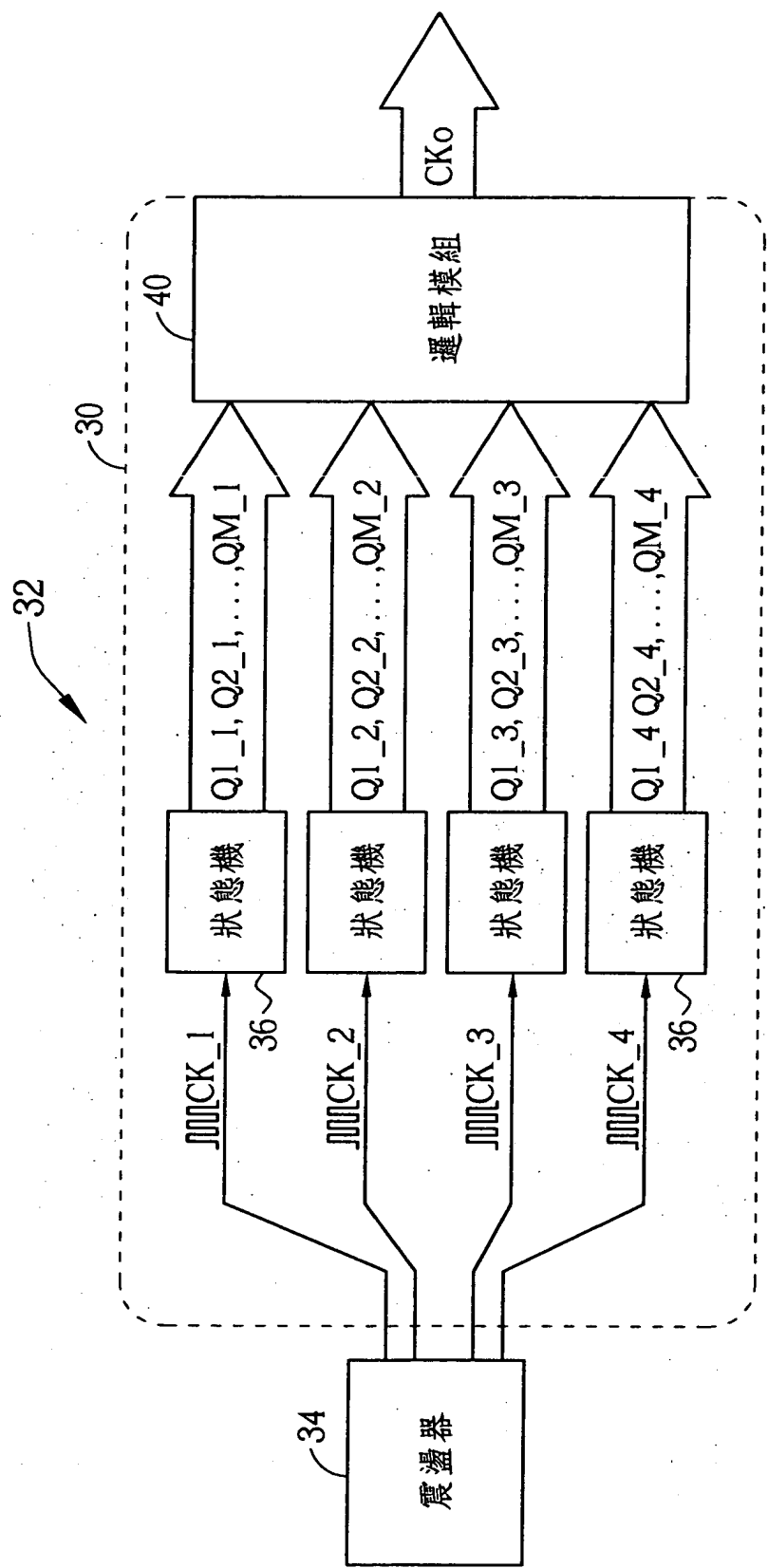
圖三



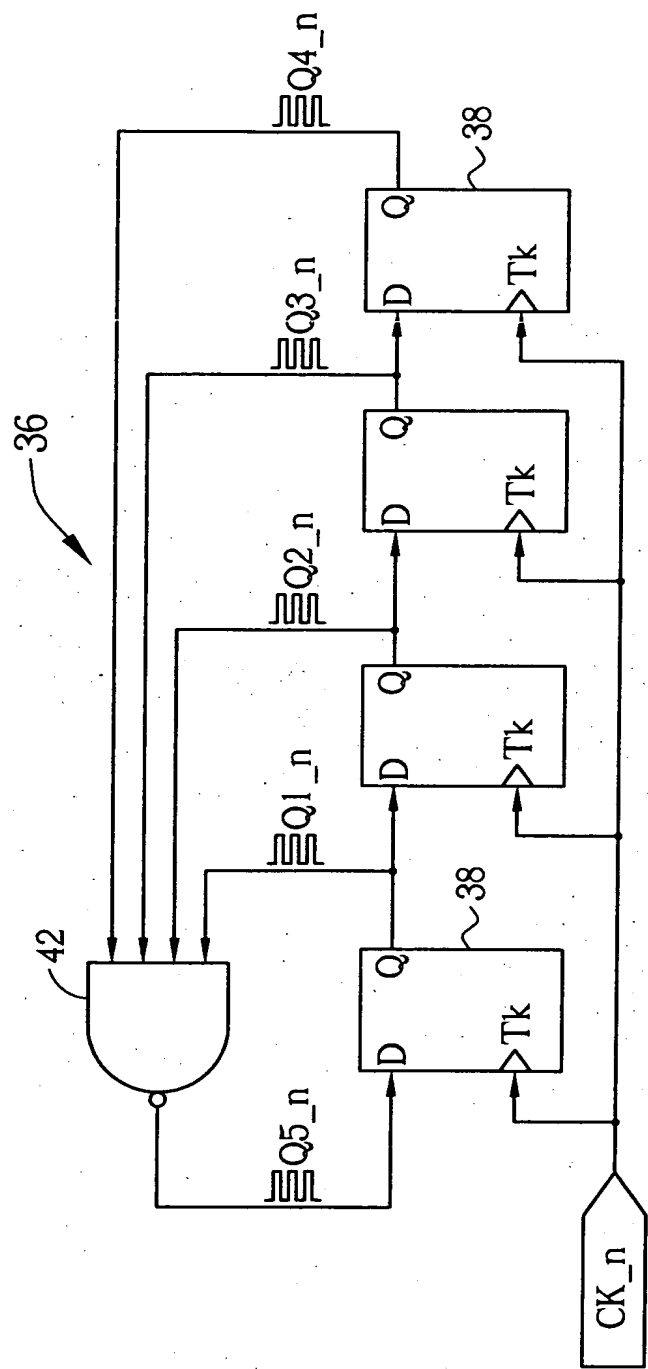
圖四



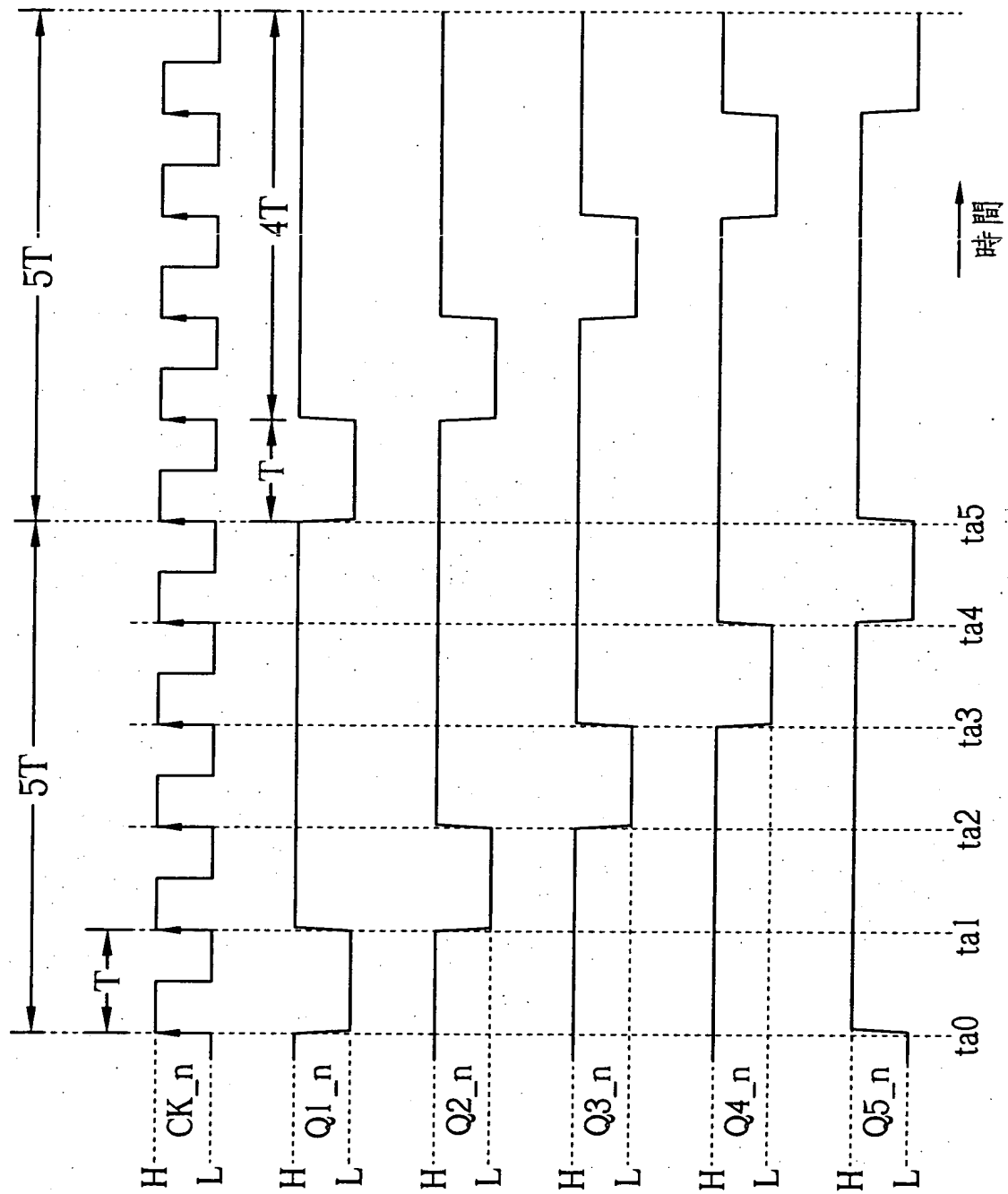
圖五



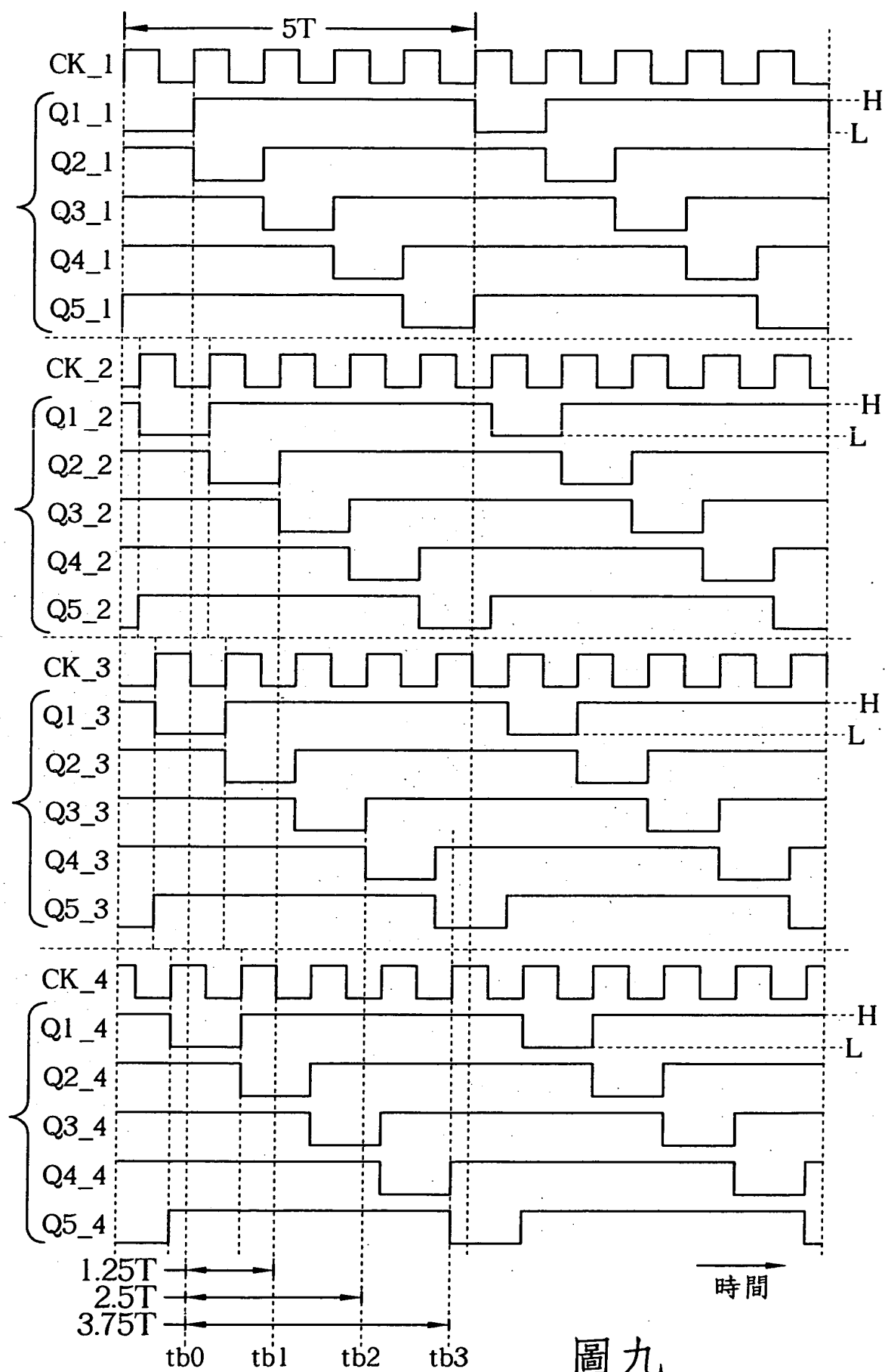
圖六



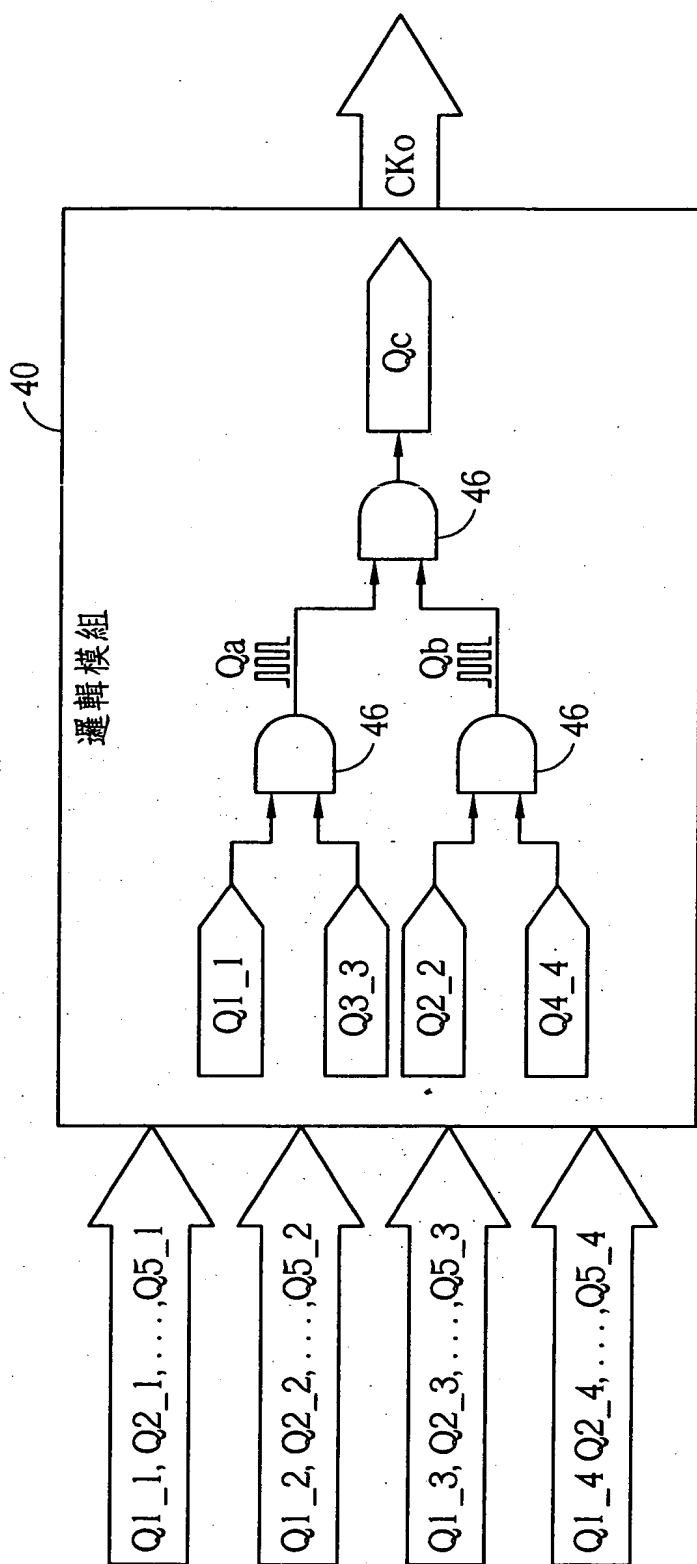
圖七



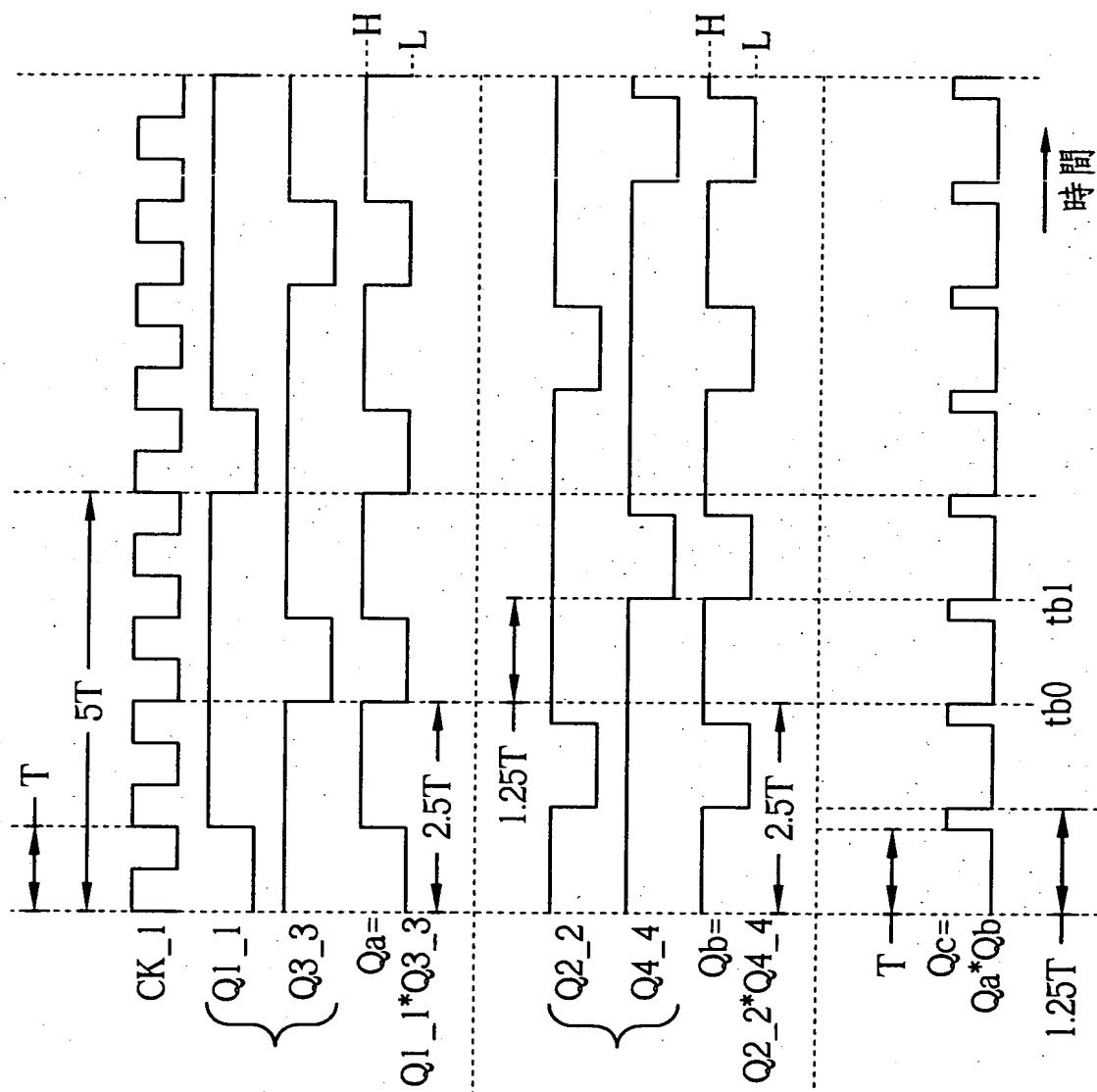
圖八



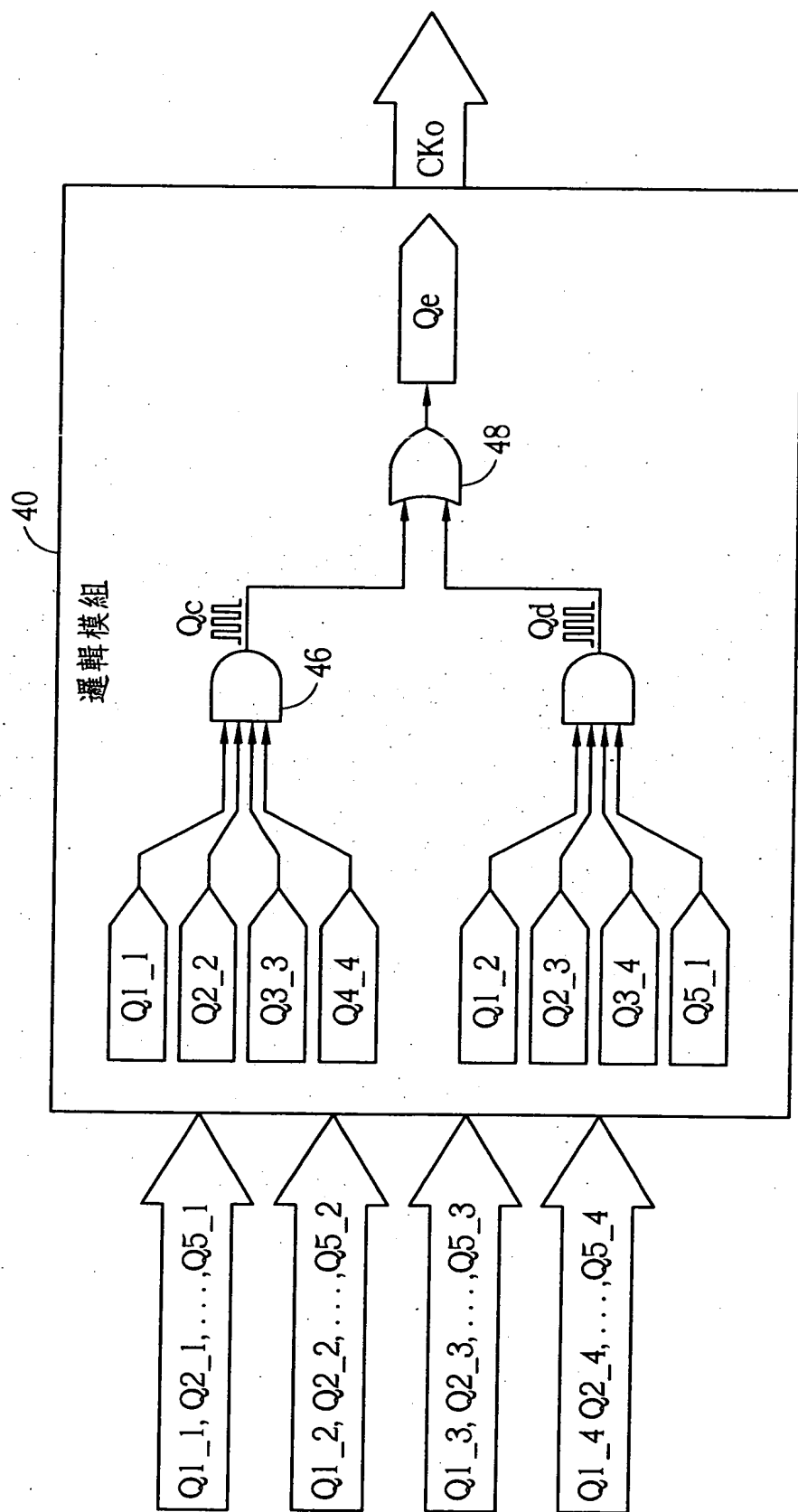
圖九



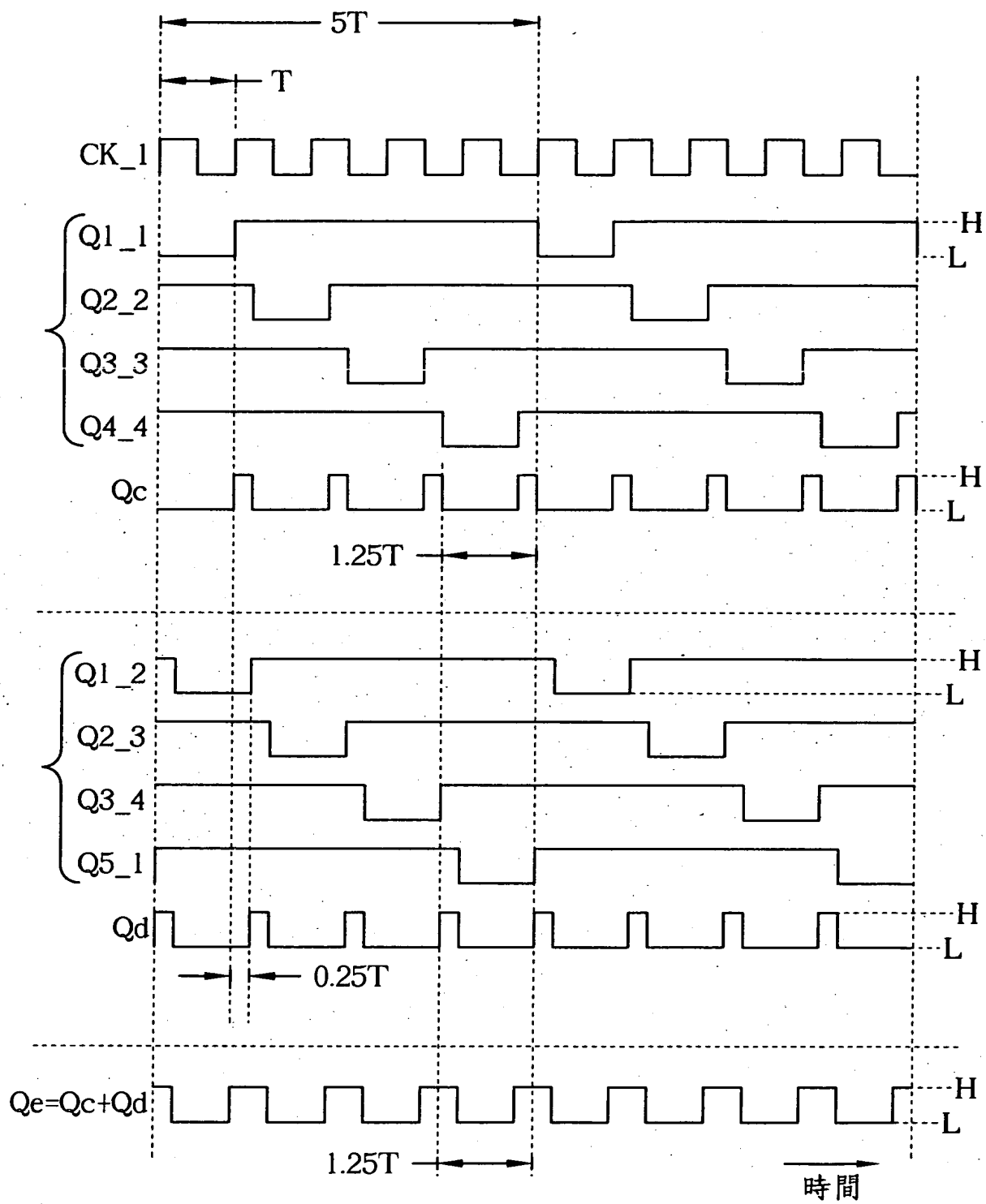
圖十



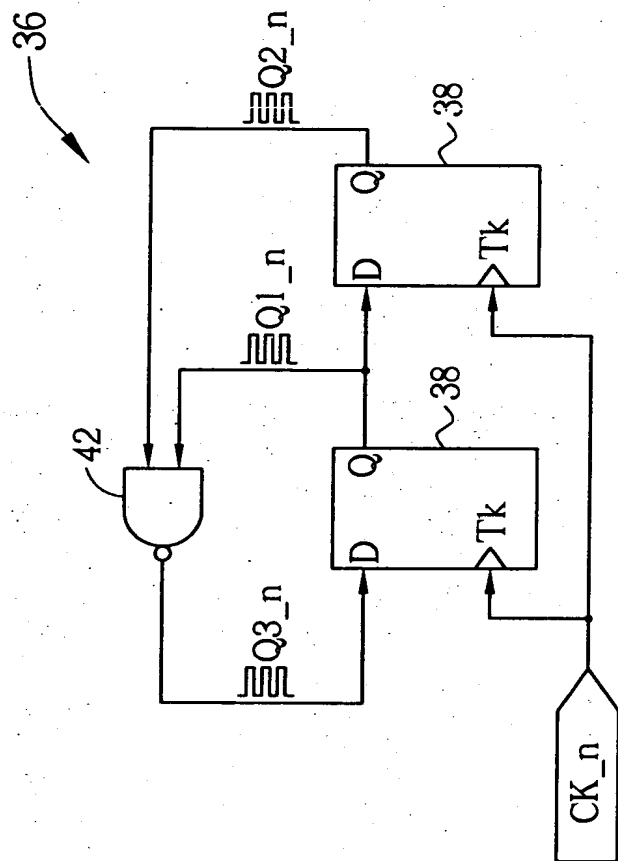
圖十一



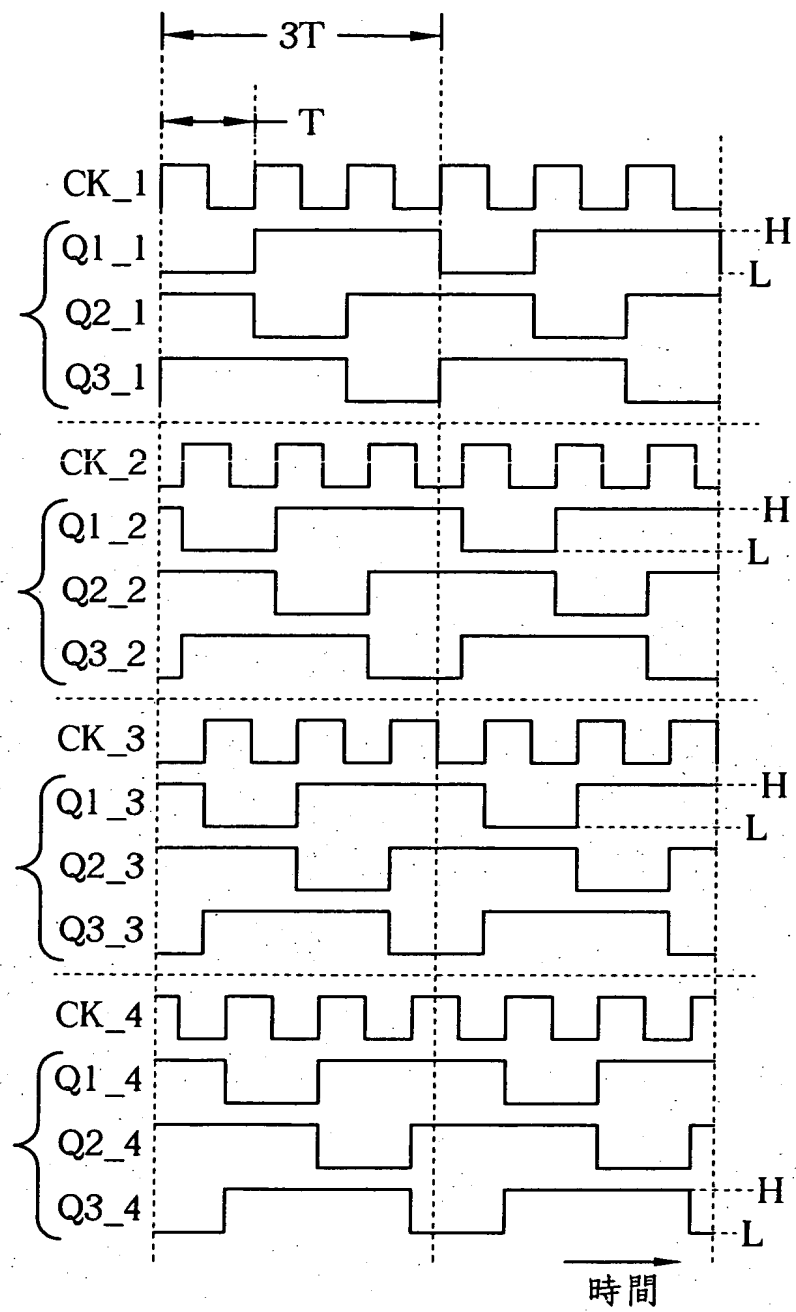
圖十二



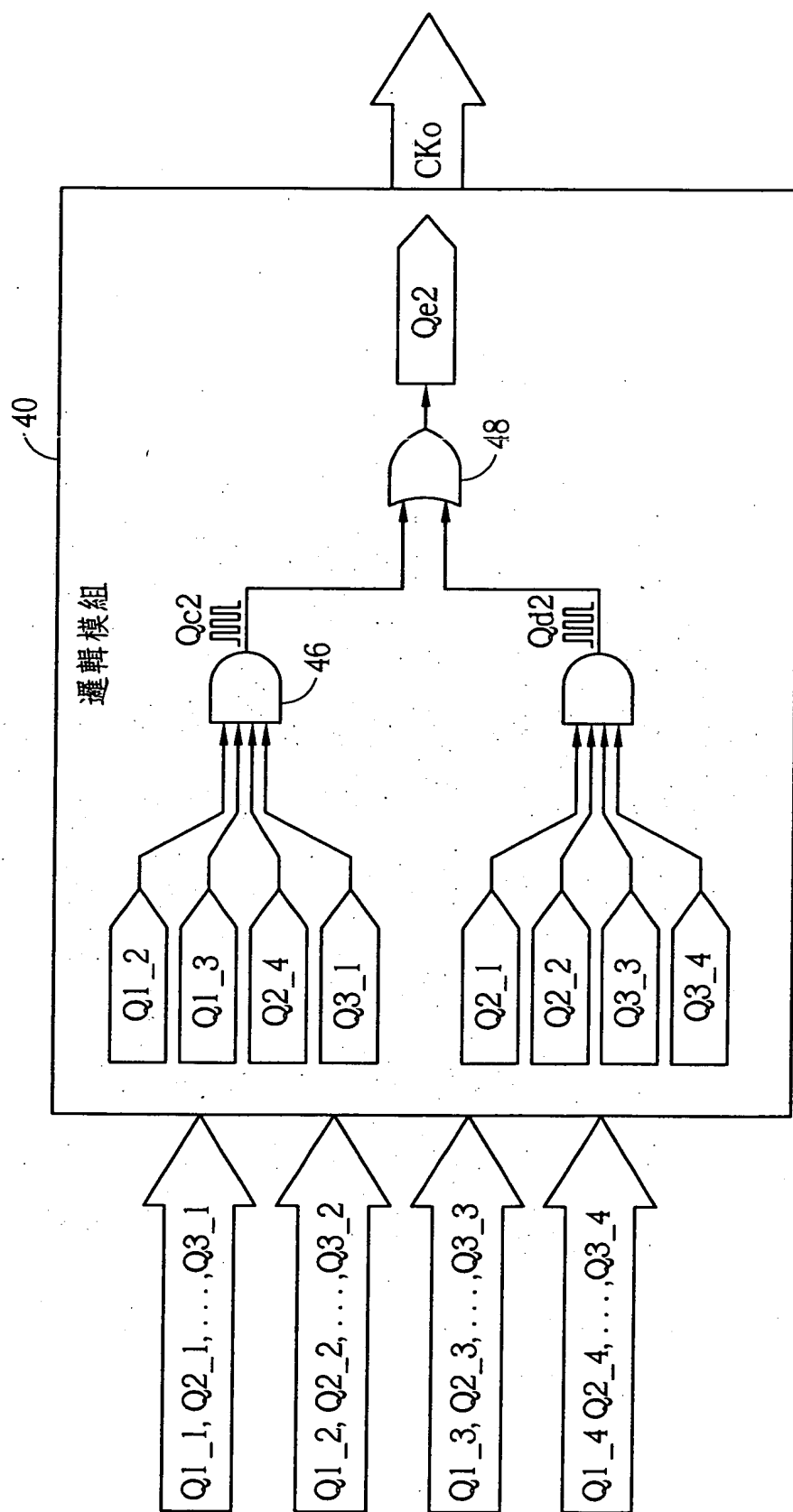
圖十三



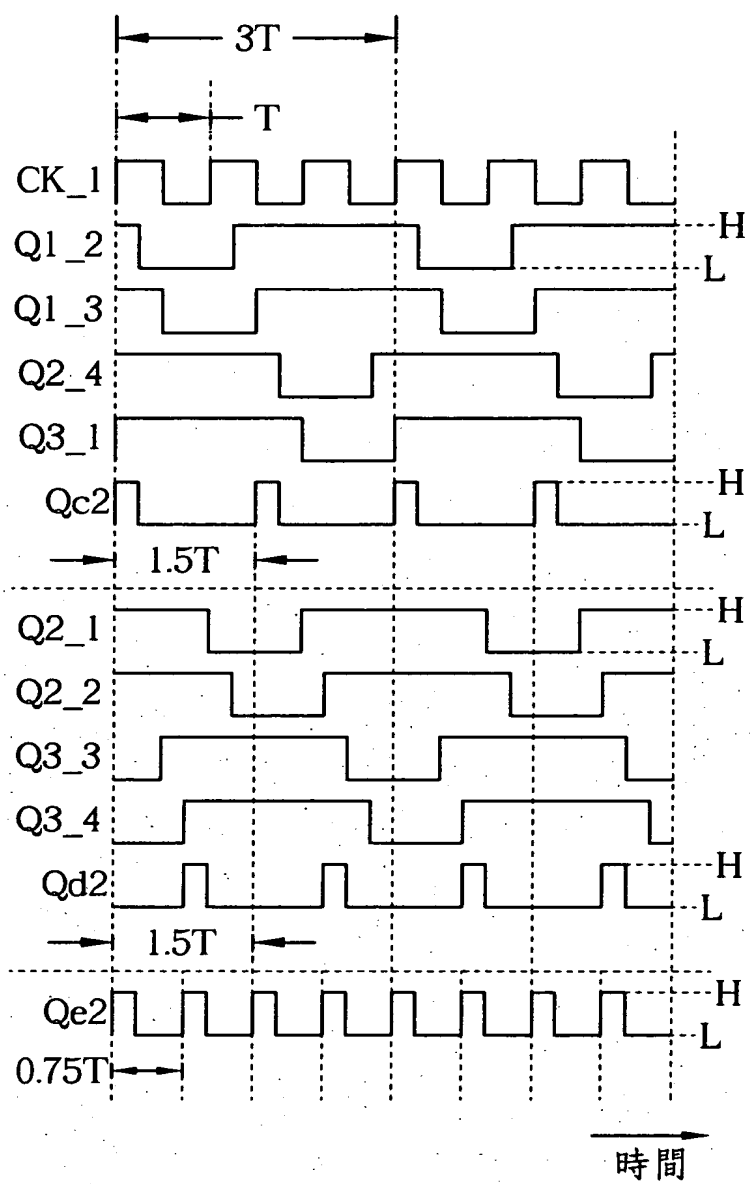
圖十四



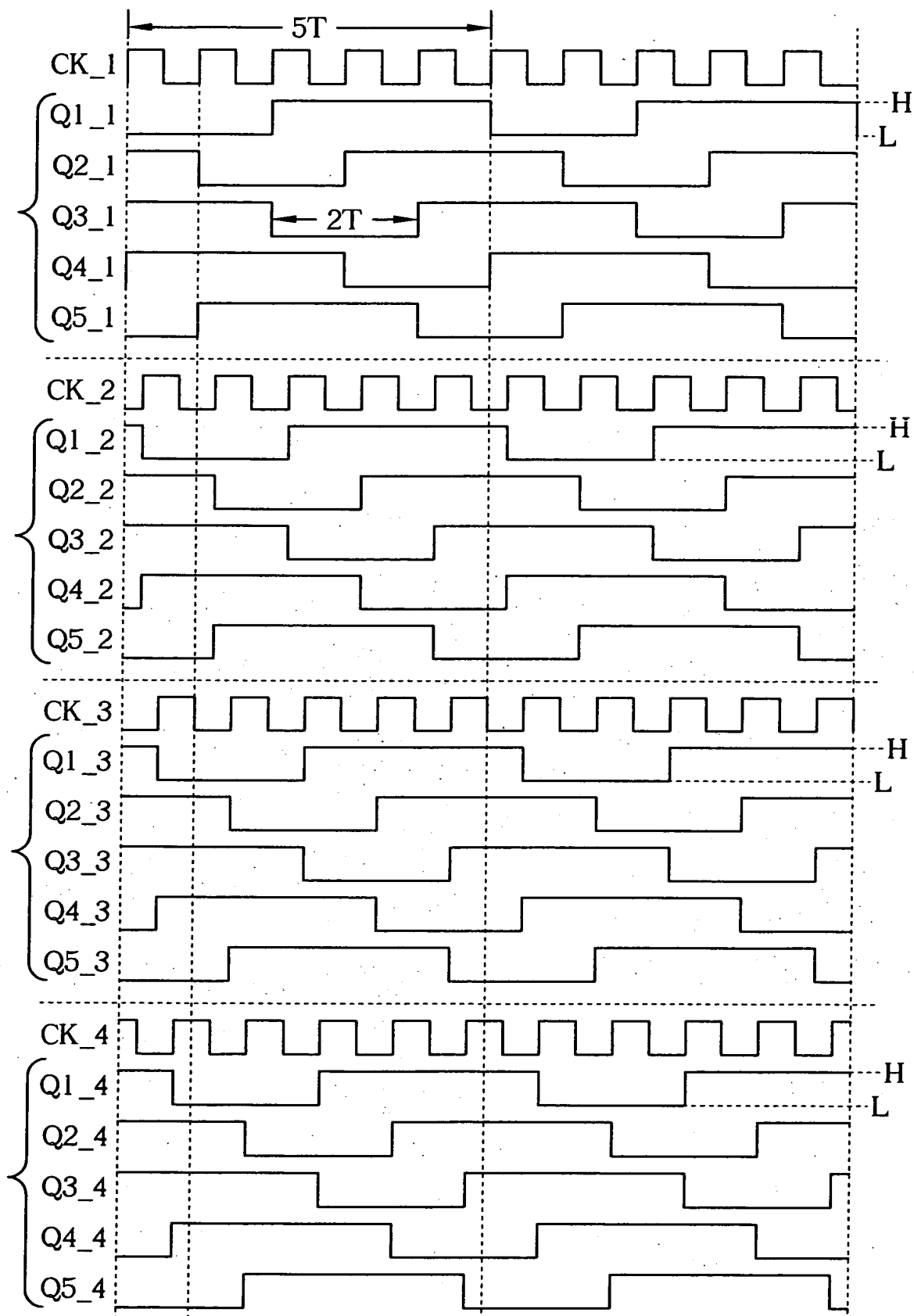
圖十五



圖十六

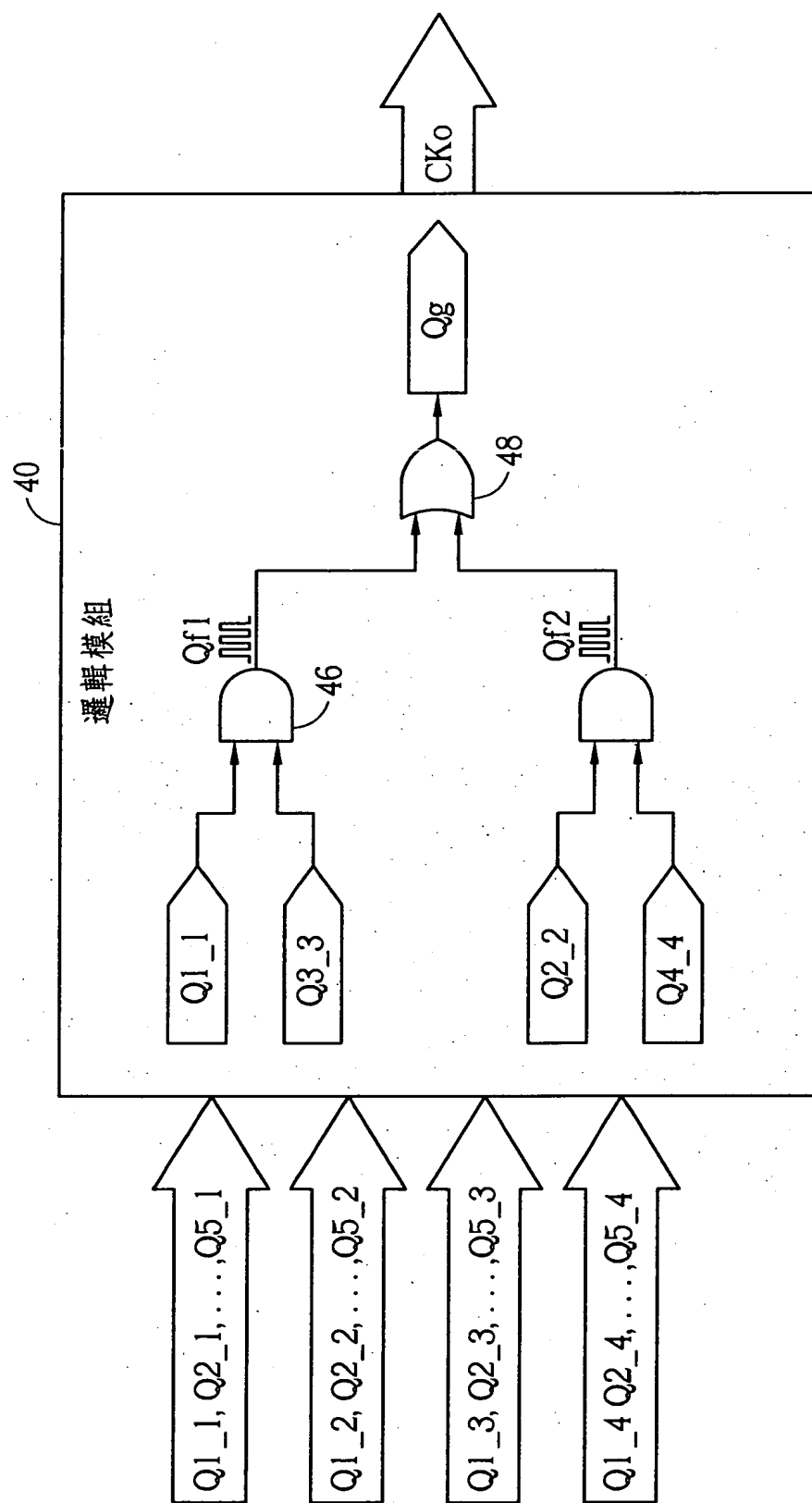


圖十七

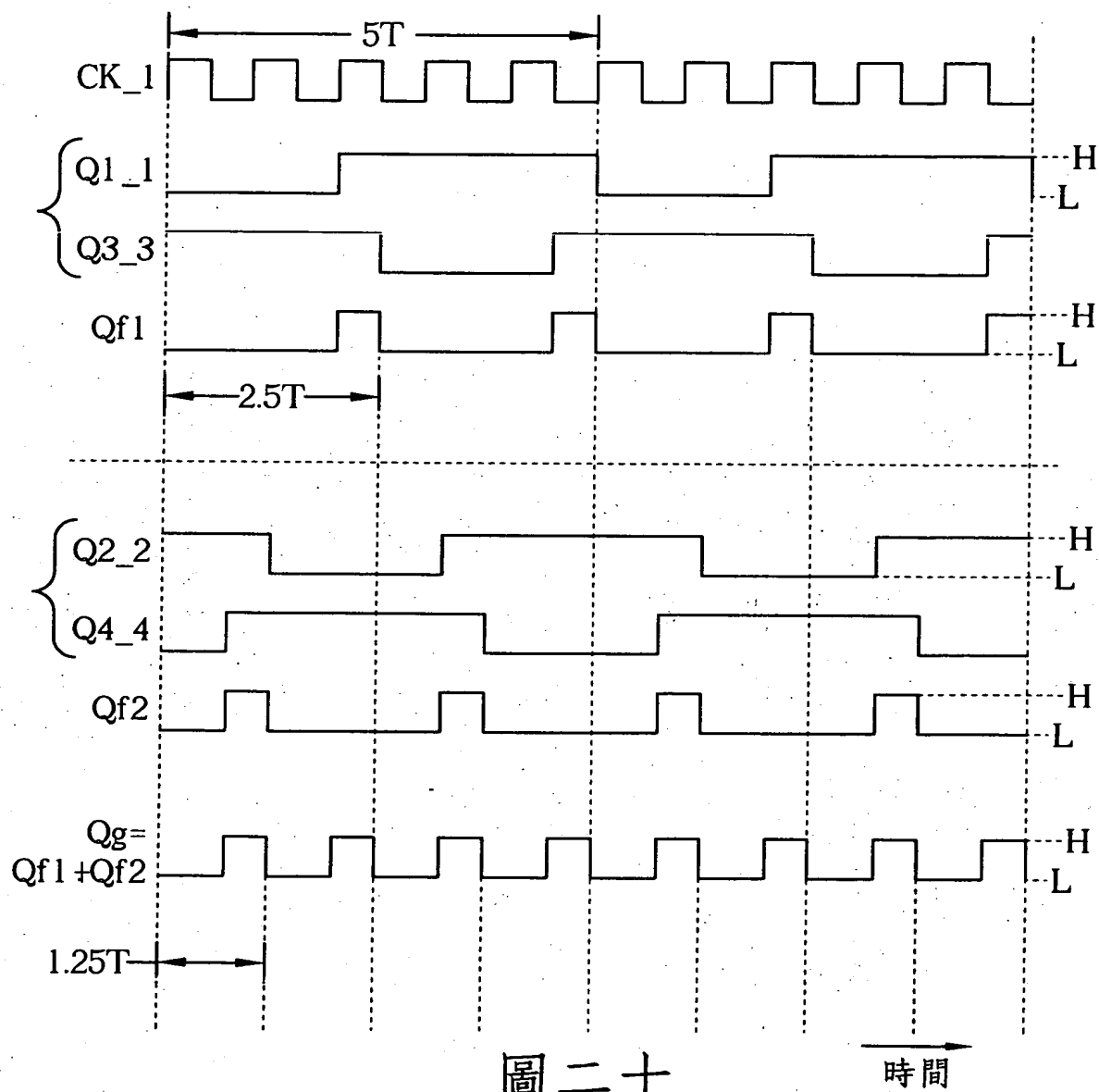


圖十八

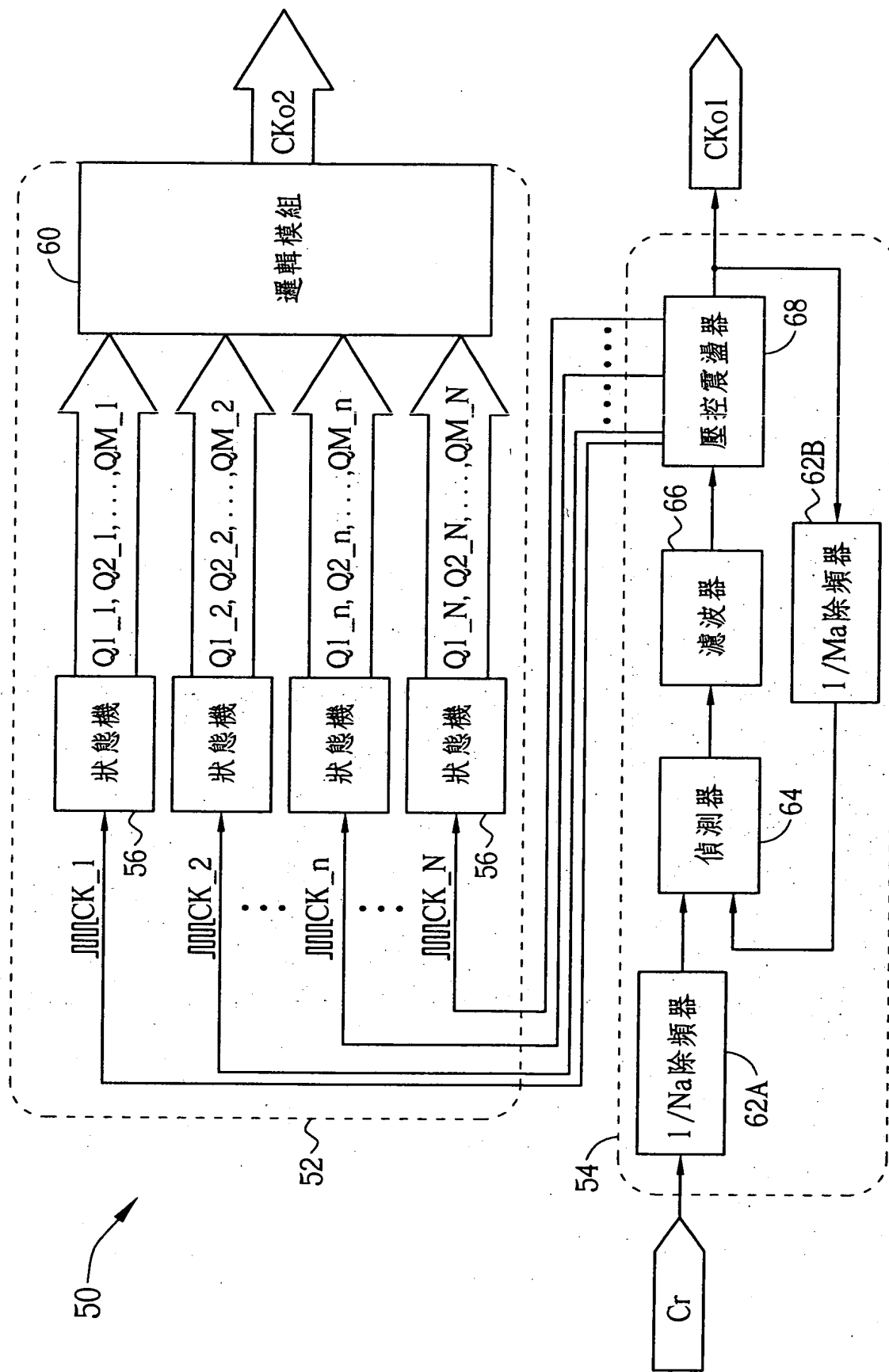
時間



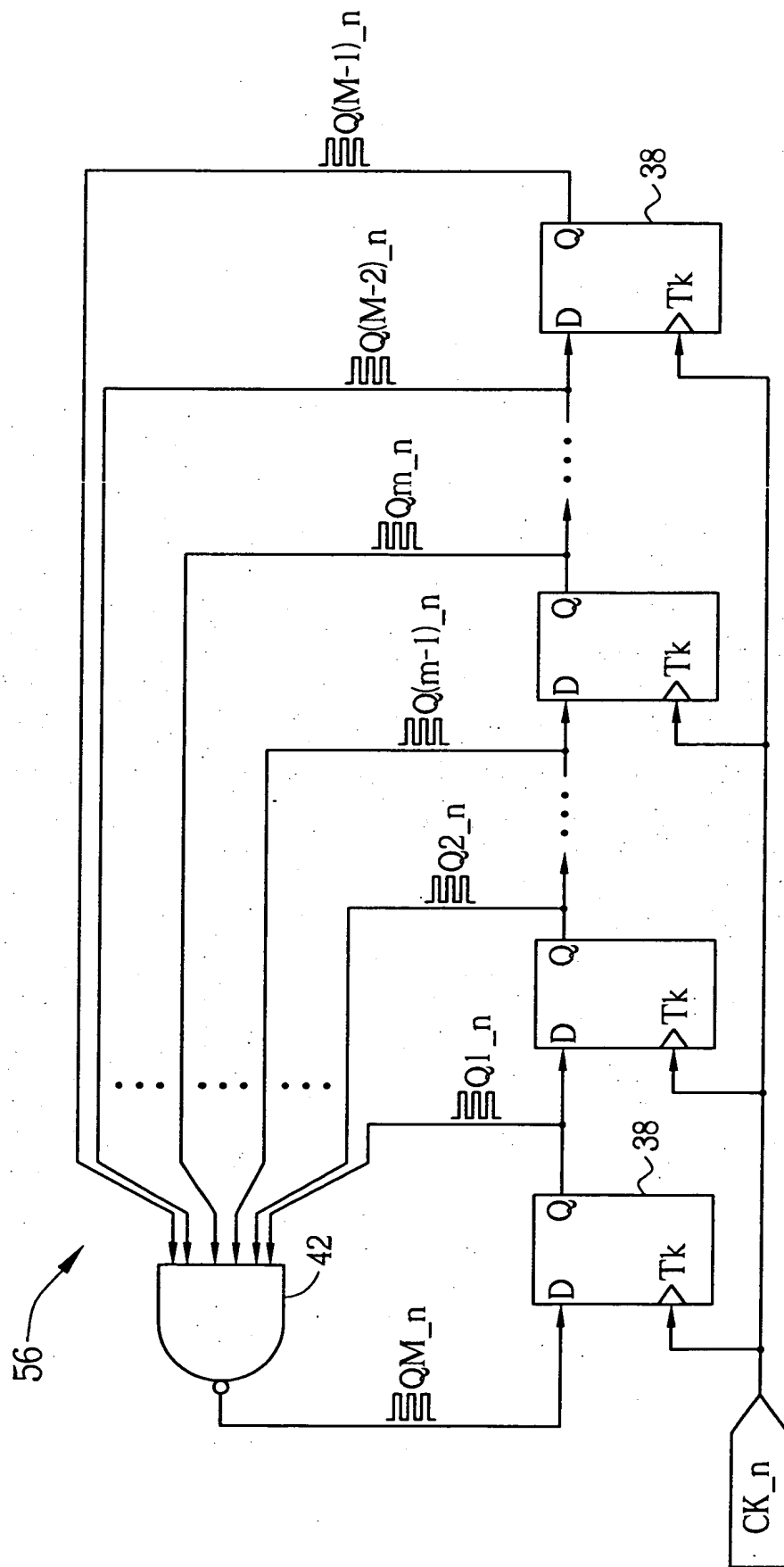
圖十九



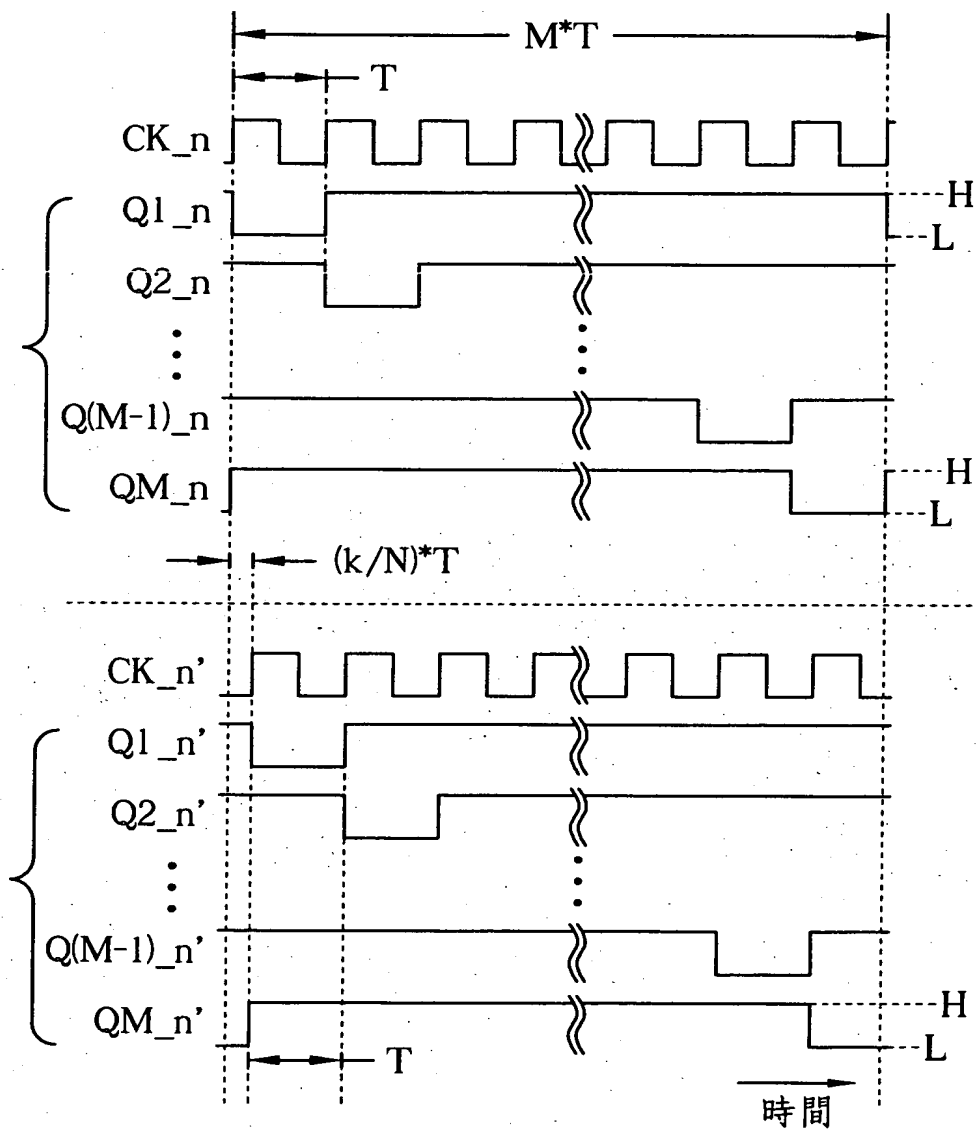
圖二十



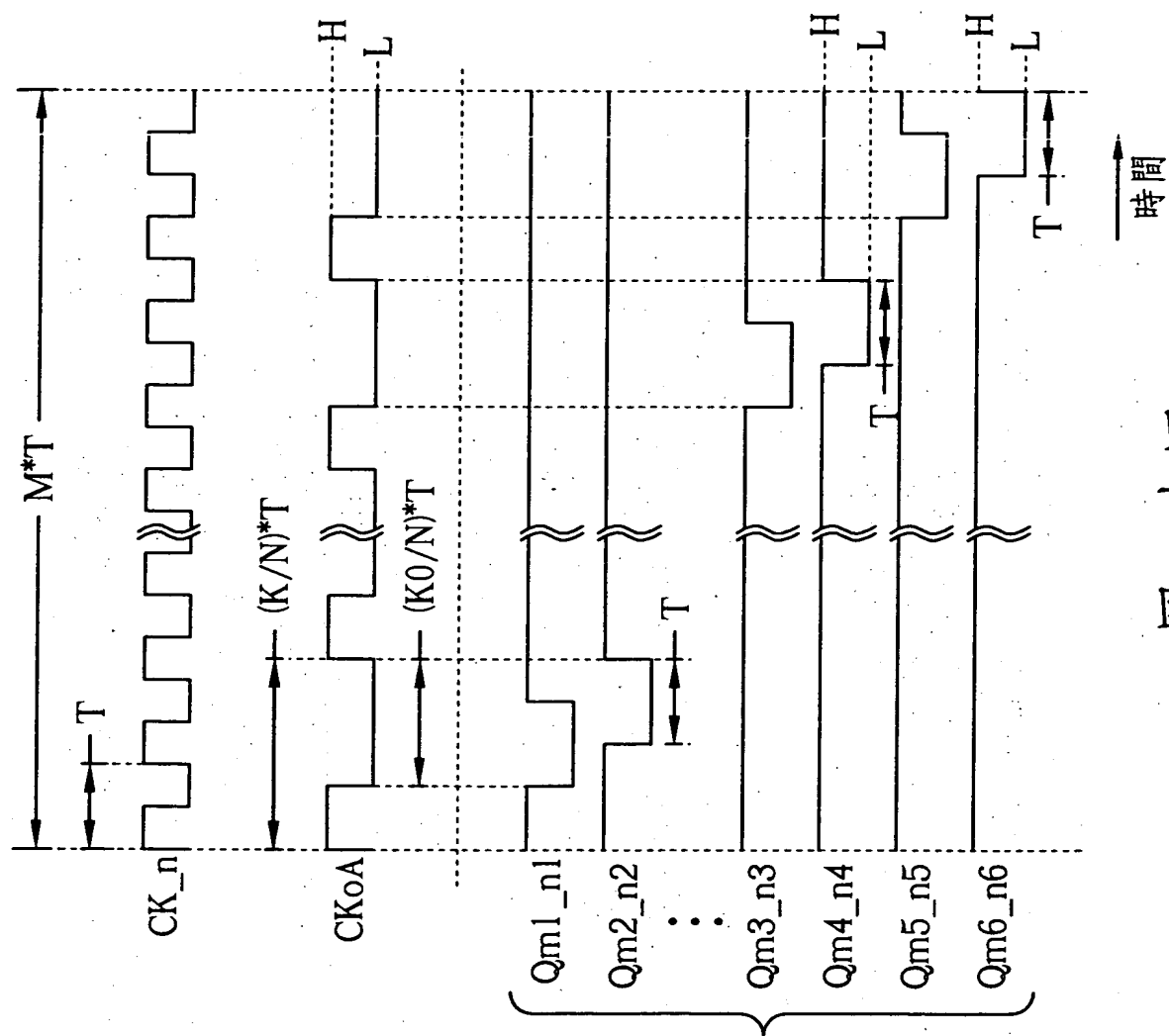
圖二十一



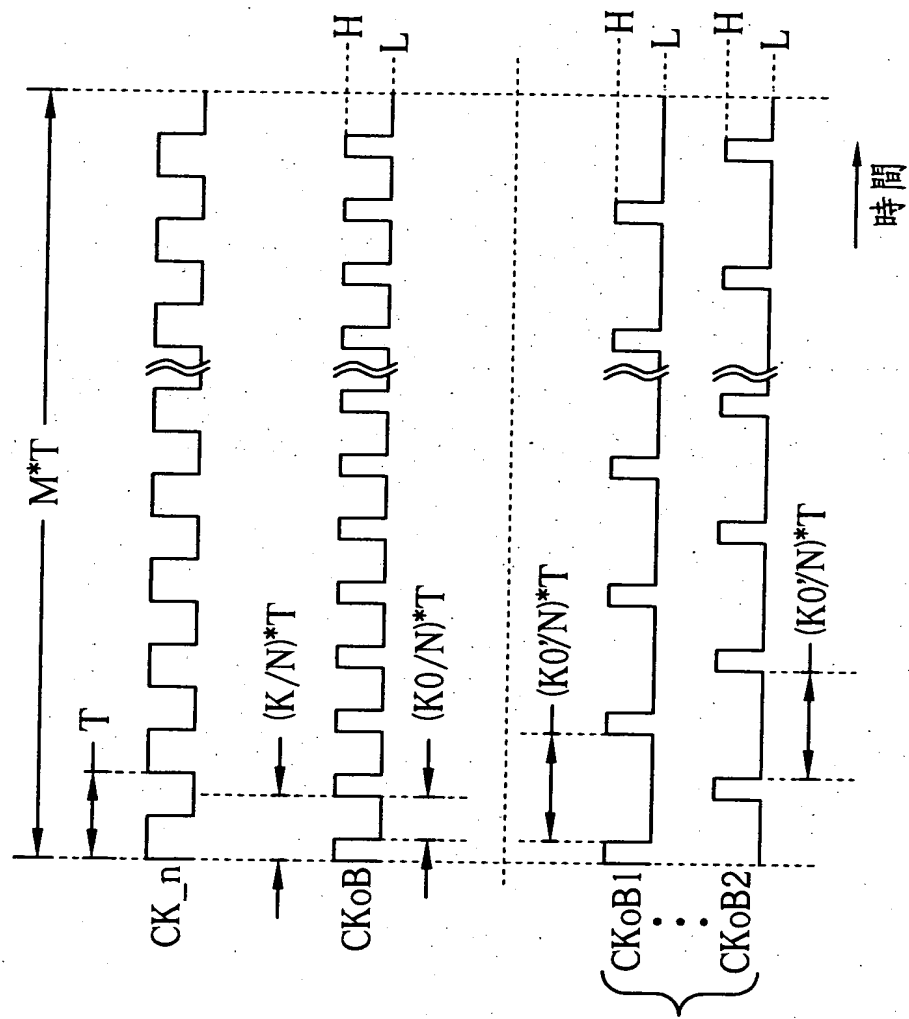
圖二十二



圖二十三

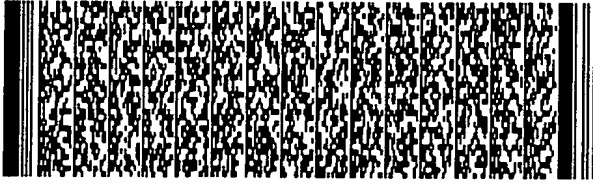


圖二十四

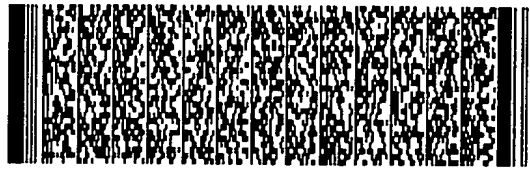


圖二十五

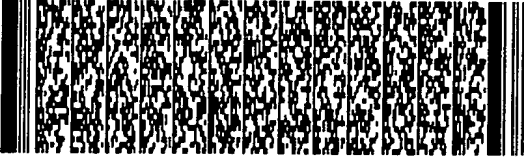
第 1/30 頁



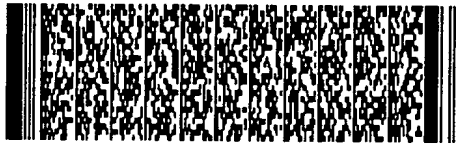
第 2/30 頁



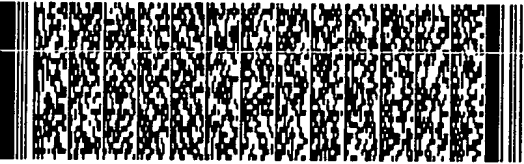
第 2/30 頁



第 3/30 頁



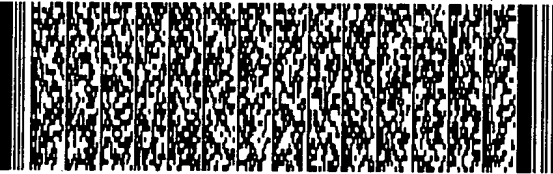
第 4/30 頁



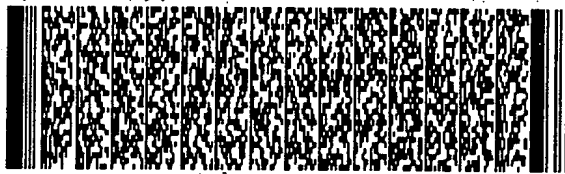
第 5/30 頁



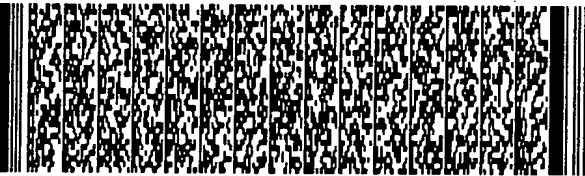
第 6/30 頁



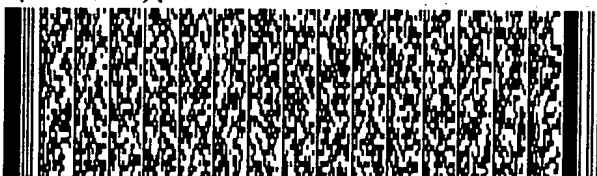
第 6/30 頁



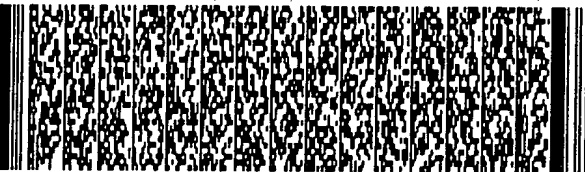
第 7/30 頁



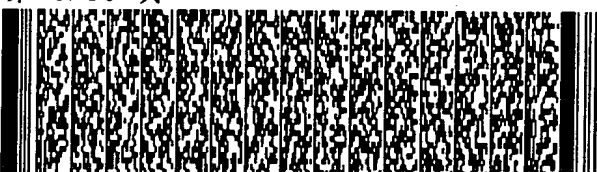
第 7/30 頁



第 8/30 頁



第 8/30 頁



第 9/30 頁



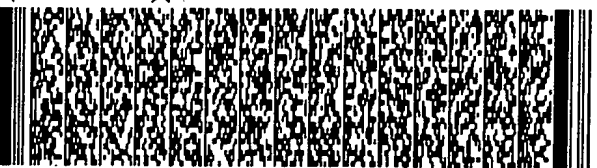
第 9/30 頁



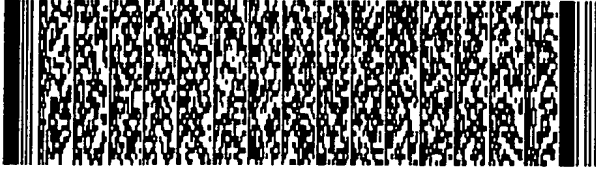
第 10/30 頁



第 10/30 頁



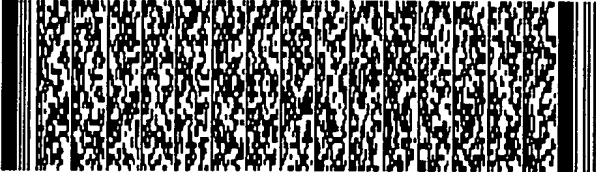
第 11/30 頁



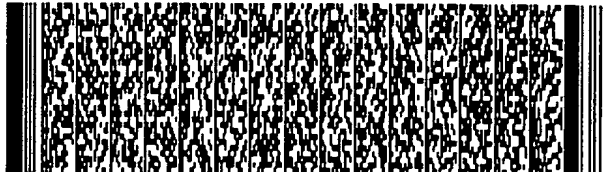
第 11/30 頁



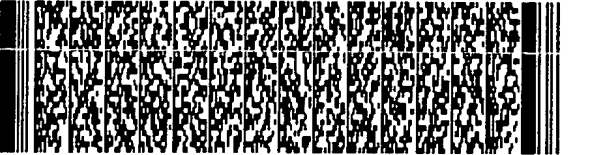
第 12/30 頁



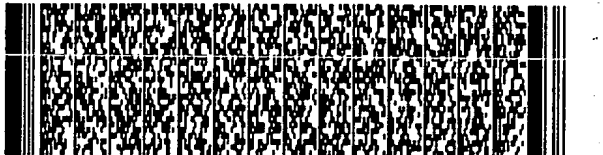
第 12/30 頁



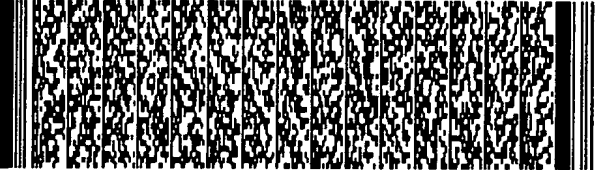
第 13/30 頁



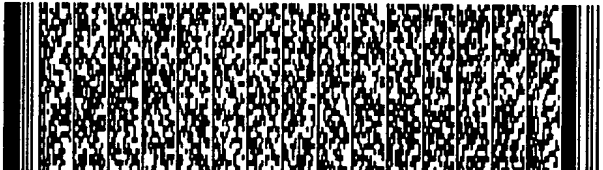
第 13/30 頁



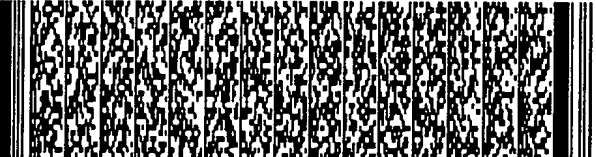
第 14/30 頁



第 14/30 頁



第 15/30 頁



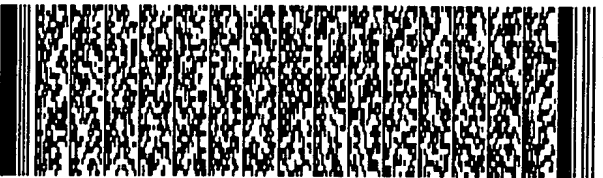
第 15/30 頁



第 16/30 頁



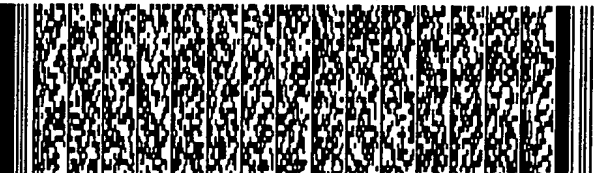
第 16/30 頁



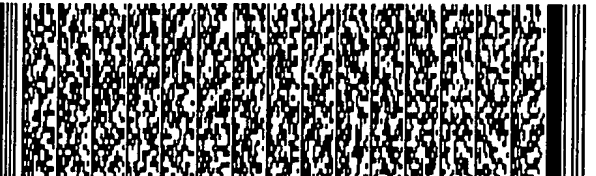
第 17/30 頁



第 17/30 頁



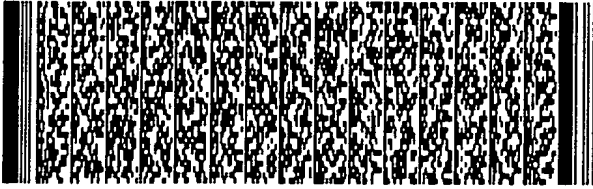
第 18/30 頁



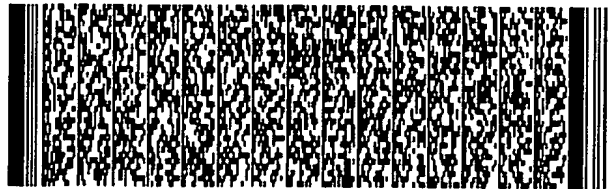
第 18/30 頁



第 19/30 頁



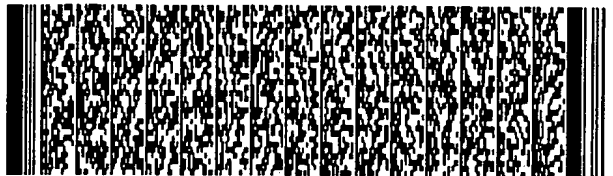
第 19/30 頁



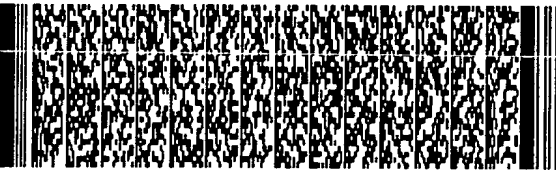
第 20/30 頁



第 20/30 頁



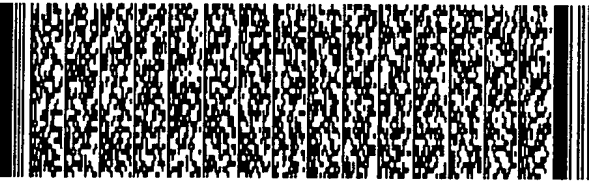
第 21/30 頁



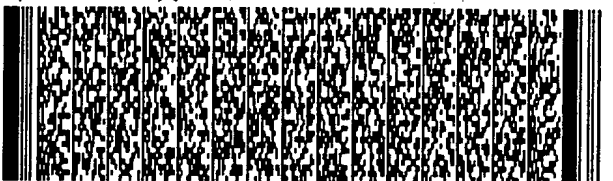
第 21/30 頁



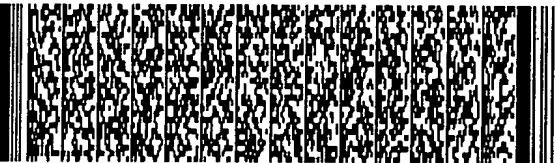
第 22/30 頁



第 22/30 頁



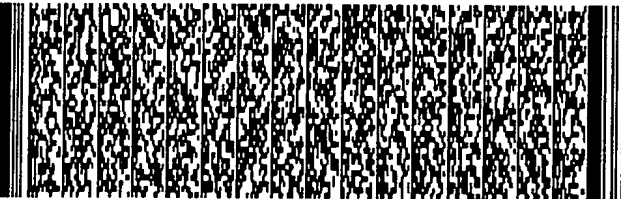
第 23/30 頁



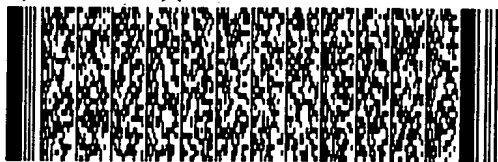
第 24/30 頁



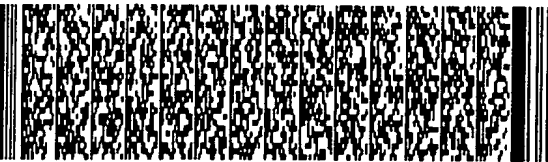
第 25/30 頁



第 26/30 頁



第 27/30 頁



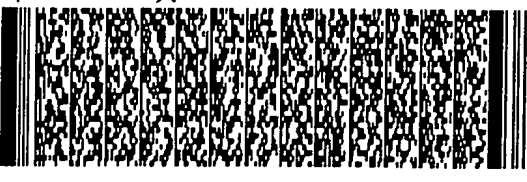
第 27/30 頁



第 28/30 頁



第 29/30 頁



第 29/30 頁



第 30/30 頁

